다결정 실리콘 TFT-LCD

1. 저온 다결정 실리콘(LTPS) TFT의 연구 역사♪

Introduction

LTPS Product

LTPS LCD for Mobile

SANYO - DVC

TMD - Input Display

LTPS LCD for Note PC

TMD 10.4” XGA

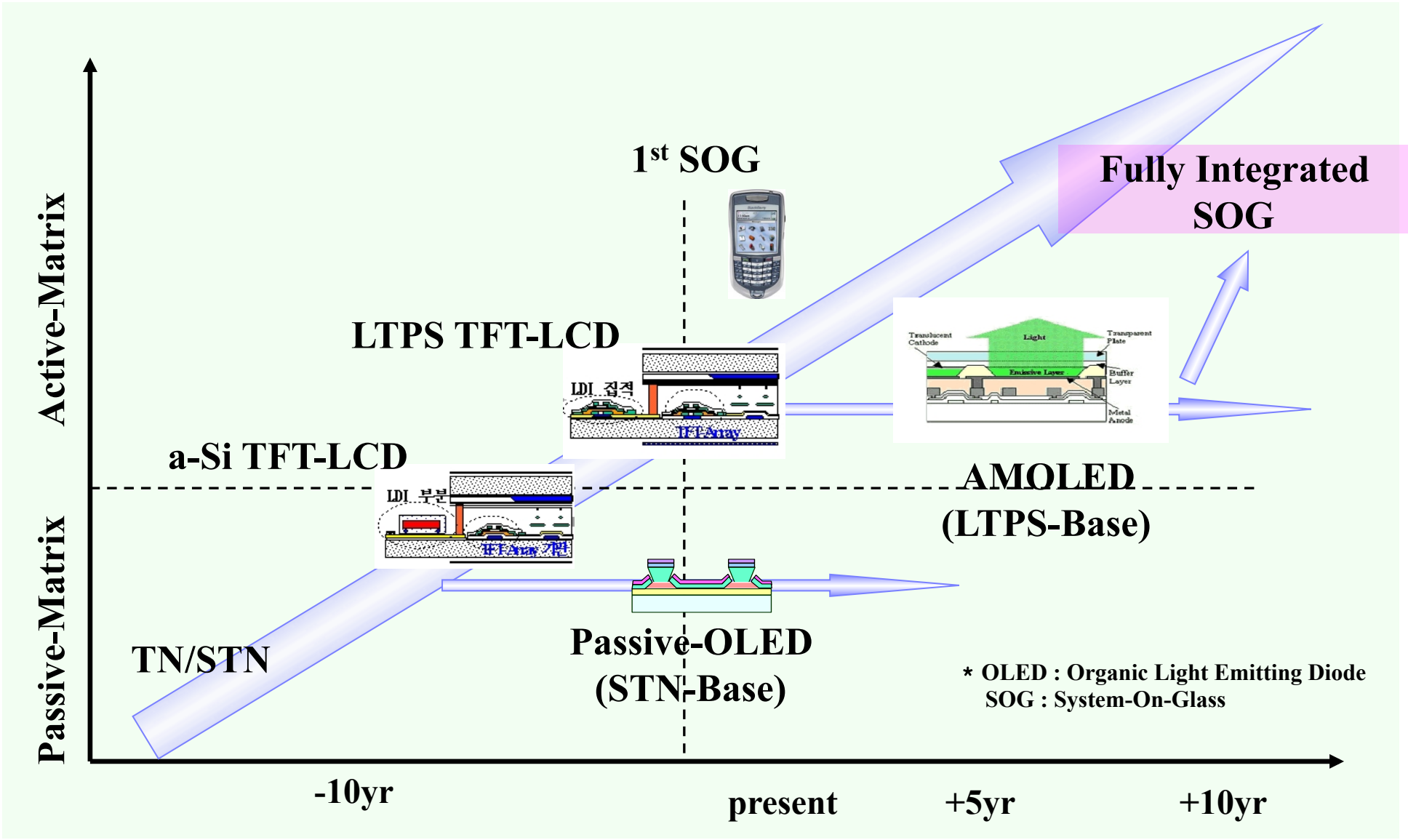
Top - Poly 12.1” SXGA

LTPS OLED for Mobile

SK Display - DSC

ELDIS - HHP

평판 디스플레이(FPD)의 기술 발전 추이



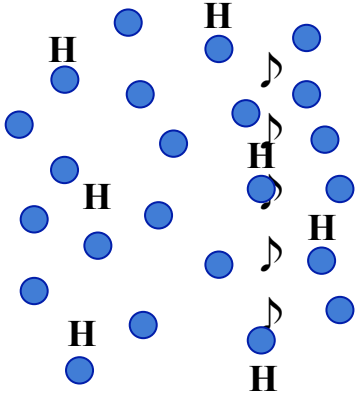
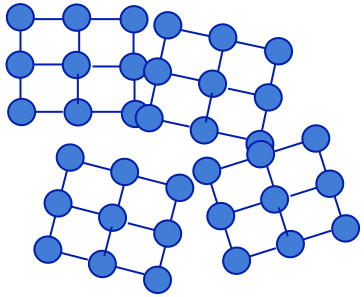
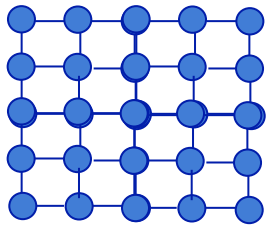
기술적 배경과 역사

LTPS(Low Temperature Poly-Si) TFT-LCD 의 주요 발전사♪

연 도♪	주 요 사 항♪	개발사 (인물)♪	비 고♪
1970~81♪	Poly-Si TFT 발전계기♪	Geis, Reif et al♪	MIT, Self-Implantation, ZMR♪
1982♪	ELA poly-Si TFTs♪	T.Matsumoto♪	S.Epson, 최초의 ELA 기술소개♪
1985♪	내장된 LTPS Driver IC 제안♪	Morozumi♪	이후로 고온폴리 저온폴리 구분♪
1996.10♪	세계 최초 LTPS Line♪	Sanyo(Kifu) 370×400 Line, DSC/DVC 용 제품♪	
1997.12♪	Toshiba 12.1" LTPS 양산♪	400×500, Fukaya 양산라인, 12.1" XGA 양산♪	
1999.4♪	ST-LCD LTPS 라인 가동♪	Sony의 기술과 Toyota의 자본 JV, Mobile 제품출시♪	
2000.11♪	Sharp CGS 시제품 발표♪	CGS 개발본부 설립, 2.0", 7.0" 200ppi 이상제품♪	
2001.1♪	SK Display 본격 출범♪	Sanyo, Kodak 합작사, 2002년 AMOLED 양산 계획 발표♪	
2001.2♪	AL TEDEC 설립♪	Sharp, Toshiba 외 일본 4개사가 합작한 민간회사. 주요 연구개발 테마는 '07년을 향한 차세대 LCD 기반기술 확립♪	
2001.2♪	Sony 13" TV향 OLED 발표♪	LTPS 기술 Base, Top-Emission♪	
2001.5♪	Hitachi V3 LTPS Line 착수♪	730×920 세계최대 LTPS Line♪	
2002.5♪	TOP-Poly LTPS 제품 양산♪	Mobile Display 이외 Note-PC도 양산(14.1")♪	
2002.4♪	Toshiba, Matsushita 합병♪	TMD 탄생, 4세대 Singapore LTPS 라인 가동♪	
2004.5♪	삼성전자, LG.Philips LCD♪	세계최초 SLS 신기술 적용제품 발표♪ 4세대 Line 투자결정♪	
2004.10♪	Seiko Epson, Sanyo 합병♪ 삼성 SDI♪	SEID(Sanyo Epson Imaging Device) 탄생,♪ 17" 및 2.2" LTPS Base AMOLED 전시♪	

2007년 삼성 SDI LTPS TFT OLED 양산개시♪

Amorphose Si과 polycrystalline Si TFT

구 분	a-Si Amorphous	poly-Si Poly-crystal	c-Si Single Crystal
Grain Size	Small Crystal Size	Medium Crystal Size	Single Crystal
Phase	Amorphos	Discontinuous Grain	High-Quality Si
			
Phase Stability	Meta-Stable	Stable	Stable
Mobility	~ 0.5 $cm^2/V \cdot sec$	50~150 $cm^2/V \cdot sec$	>600 $cm^2/V \cdot sec$

A-Si, poly-Si, 단결정 Si 물질 및 소자 특성의 비교

Amorphose Si과 polycrystalline Si TFT

Amorphos Si

Pros

1. 소자 제작의 간단함
2. 균일한 특성

Cons

1. 광범위한 파장영역에서 빛을 흡수 → **back light** 광 차단 필요
2. 낮은 전하 이동도 **(Poly Si**의 **1/100** 수준)

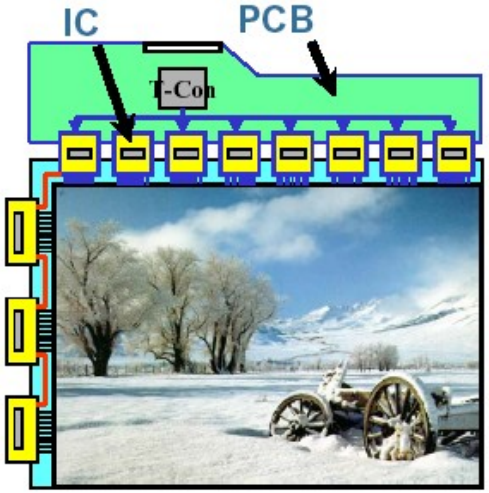
	R at 248nm	1/α At 248nm	T_m(K)	σ (gcm^{-3})	C_p ($Jg^{-1}K^{-1}$)	K ($Wcm^{-1}K^{-1}$)	H(Jg^{-1})
a – Si	0.62	5.	1418±~5	2.2	1.	1.3×10^{-2}	1282±7
c – Si	0.6	5.	168	2.3	1.	0.2	180

a-Si과, 단결정 Si의 광학적 및 열적 특성

Amorphose Si과 polycrystalline Si TFT

LTPS ?

Glass 기판을 변형시키지 않는 **500℃**이하의 온도에서 **a-Si**을 결정화 시키는 방법



<a-Si TFT-LCD>

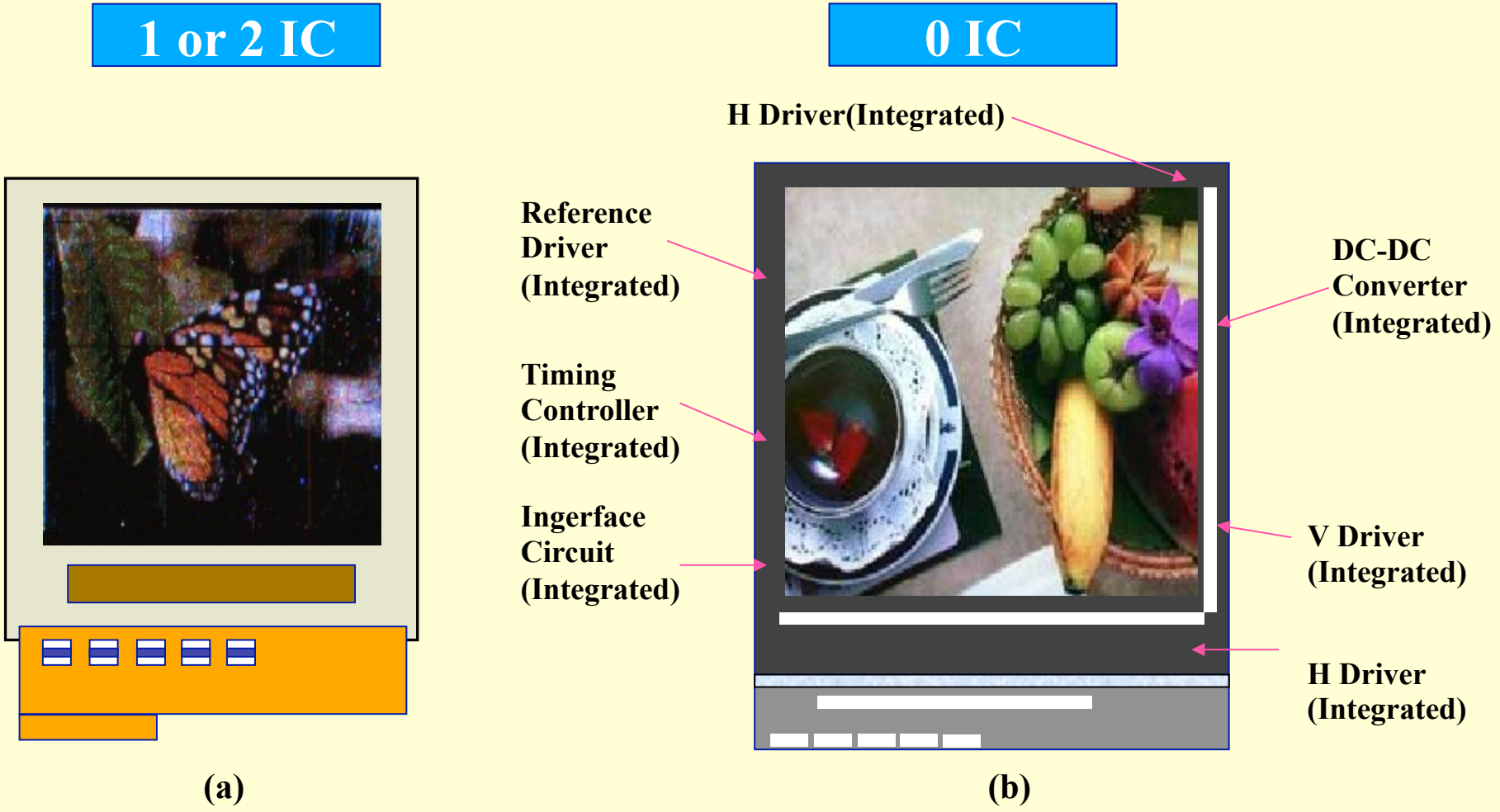
<LTPS TFT-LCD>

LTPS TFT-LCD의 장점♪

♪

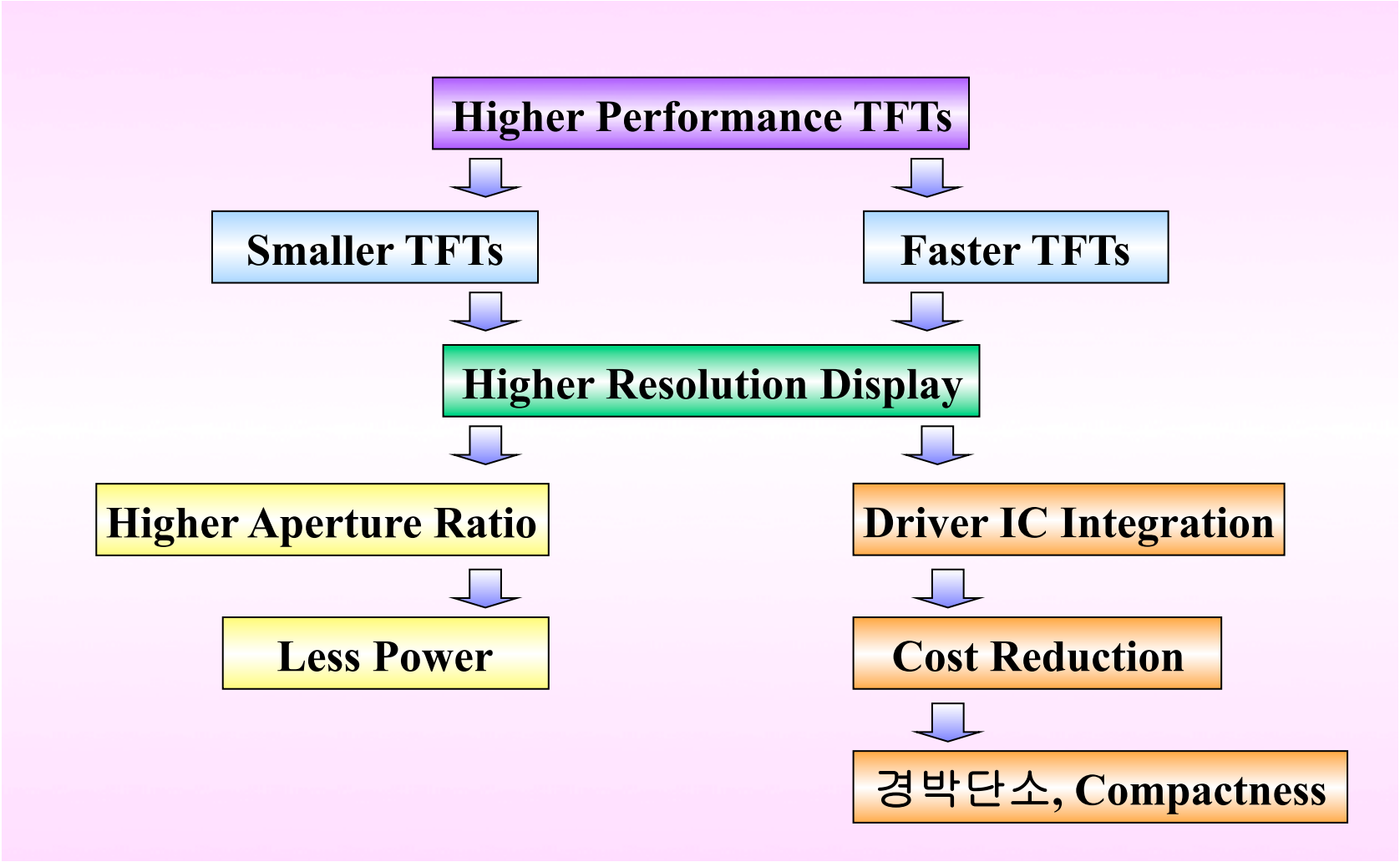
a. **Higher Pannel Reliability**
b. **Higher Resolution♪**
c. **Smaller Form Factor**
d. **Smaller Power Consumption♪**

Amorphose Si과 polycrystalline Si TFT



휴대폰용 TFT-LCD 비교 : (a) 별도의 구동 IC가 필요한 a-Si TFT-LCD
(b) 구동 IC가 내장된 LTPS를 이용한 SOG-LCD

Amorphose Si과 polycrystalline Si TFT



LTPS TFT-LCD의 장점♪

High Temperature Poly-Si(HTPS) TFT-LCD

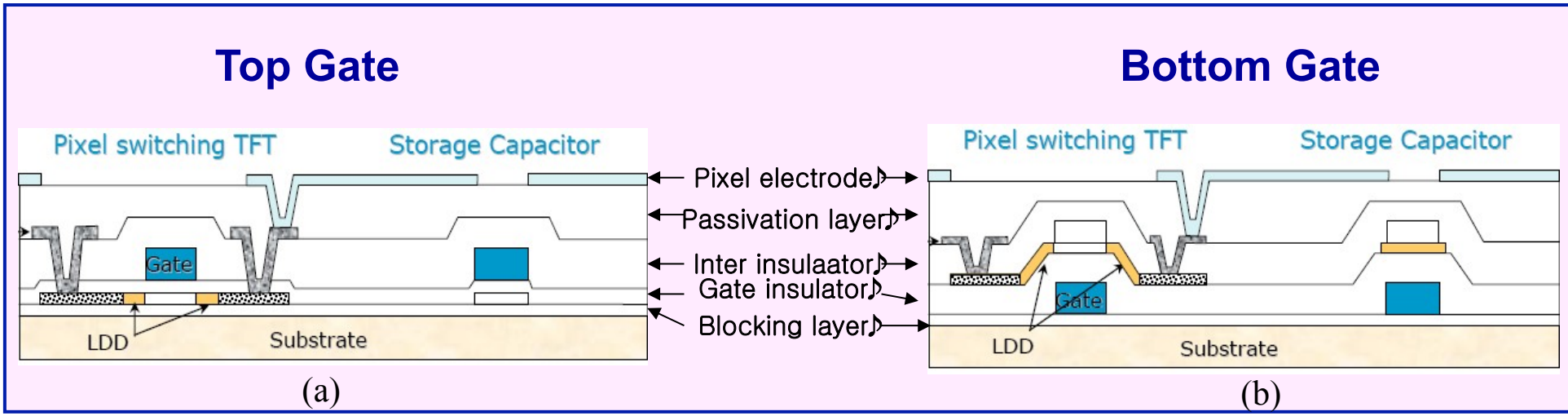
a-Si TFT, HTPS TFT, LTPS TFT의 주요 차이점 비교

	a-Si TFT	HTPS TFT	LTPS TFT
공정온도	< 350℃	1000 ℃	< 450 ℃
기판	Glass	Quartz	Glass
대형화	7세대 이상	불가능	4~5세대 가능
Driver 내장	△(Gate Driver만 가능)	○	○
이동도	~ 0.5 cm^2/V	10~50 cm^2/V	50~200 cm^2/V
Photo Mask	4~5 매(NMOS)	7~11 매(CMOS)	7~9 매(CMOS)
Device 구조	Bottom gate	Top gate	Top gate

2. 저온 다결정 실리콘(LTPS) TFT 구조 및 공정

LTPS TFT의 구조

일반적인 LTPS TFT의 단면구조 (a) top gate와 (b) bottom gate



Advantage

1. Self-aligned gate process
2. Easier crystallization process

Disadvantage

1. Hard to control Si/SiO2 interface
2. Require blocking layer

∴ Top-Gate structure is generally used

Advantage

1. Easy to control Si/SiO2 interface
2. Resistant to glass impurities

Disadvantage

1. Hard to achieve self-aligned gate
2. Harder crystallization process

LTPS TFT의 Process Flow

Activation : 주입된 이온들의 active내의 diffusion
← Thermal annealing ♪

Buffer oxide

a-Si (500Å)

← Dehydrogenation♪

E L A

Gate Oxide

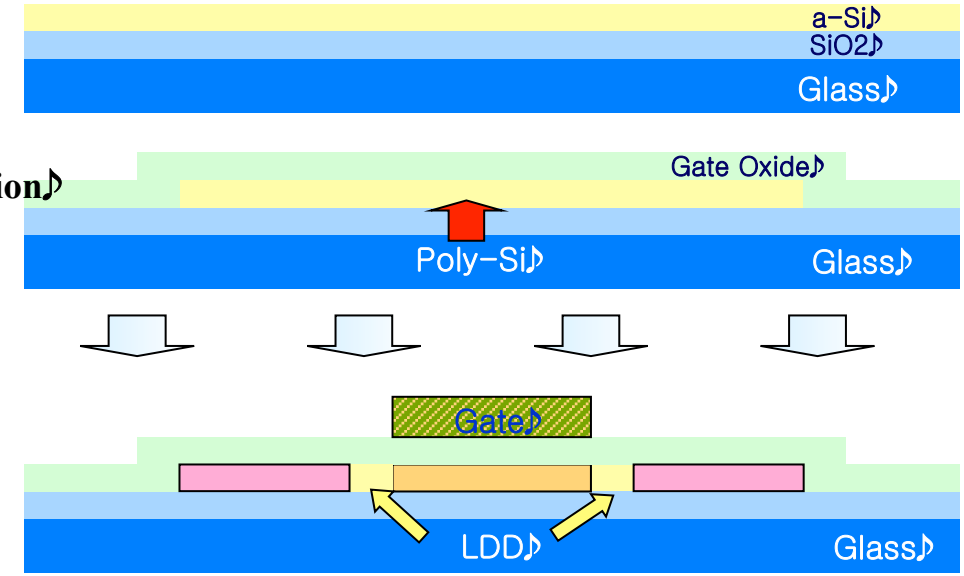
Gate Metal

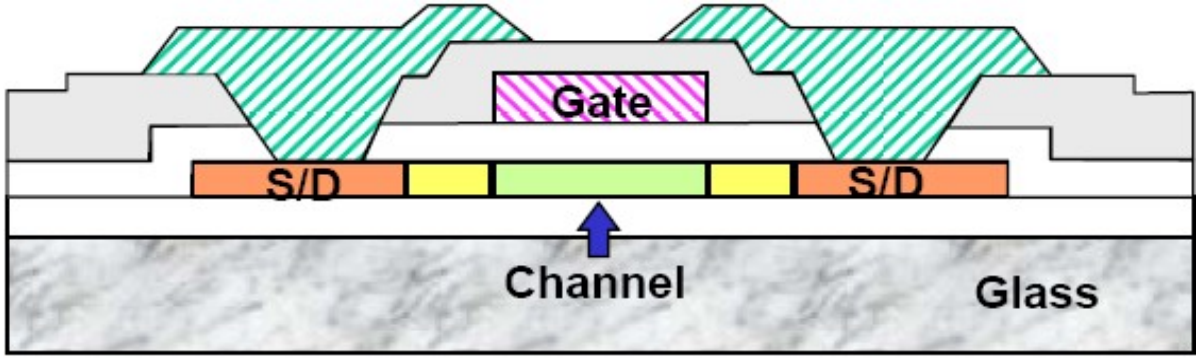
Ion Doping (n-, n+, p+)

Activation

Insulator (SiNx)

Contact and Metal (Al)

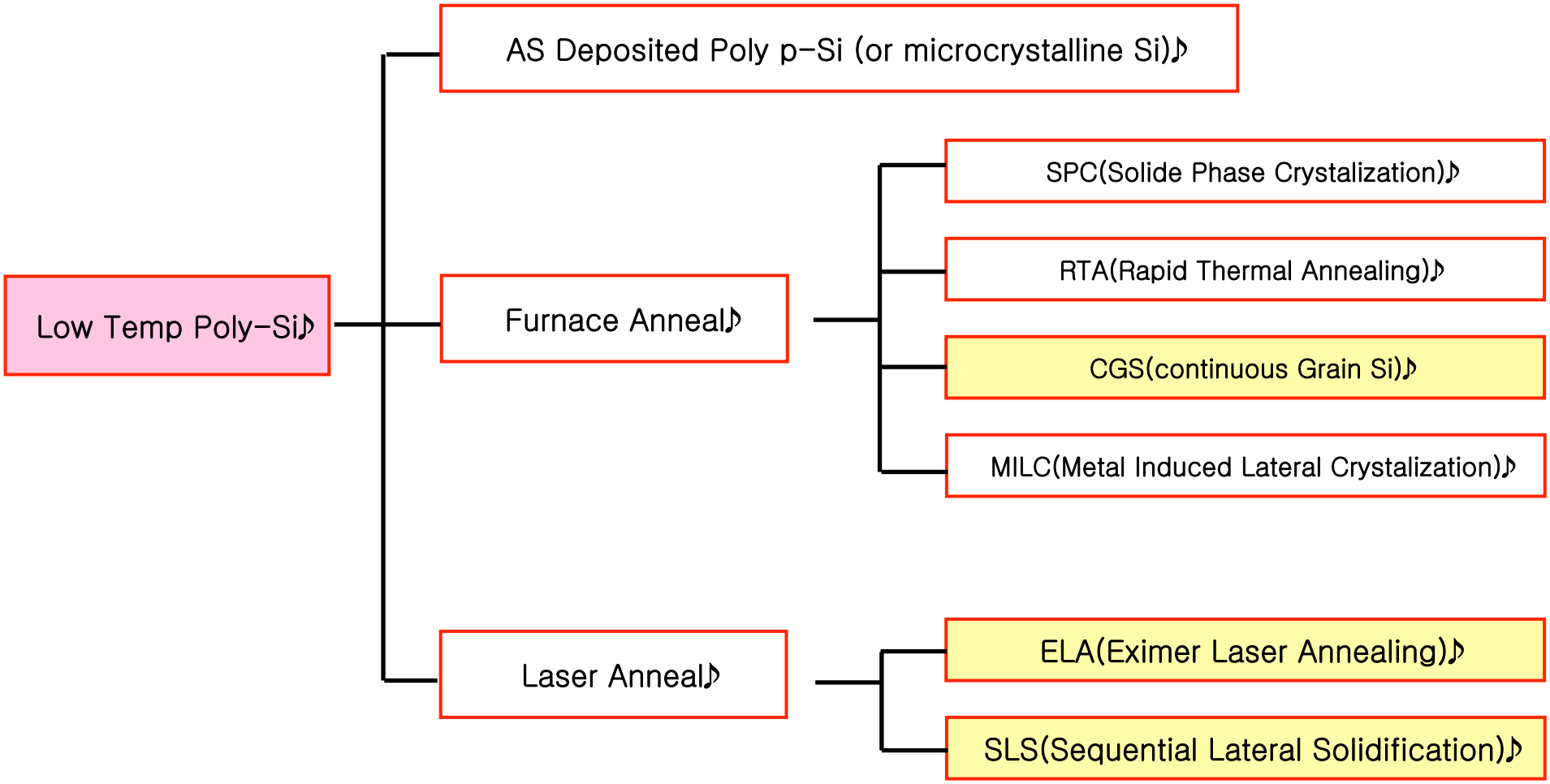




일반적인 LTPS TFT Process flow

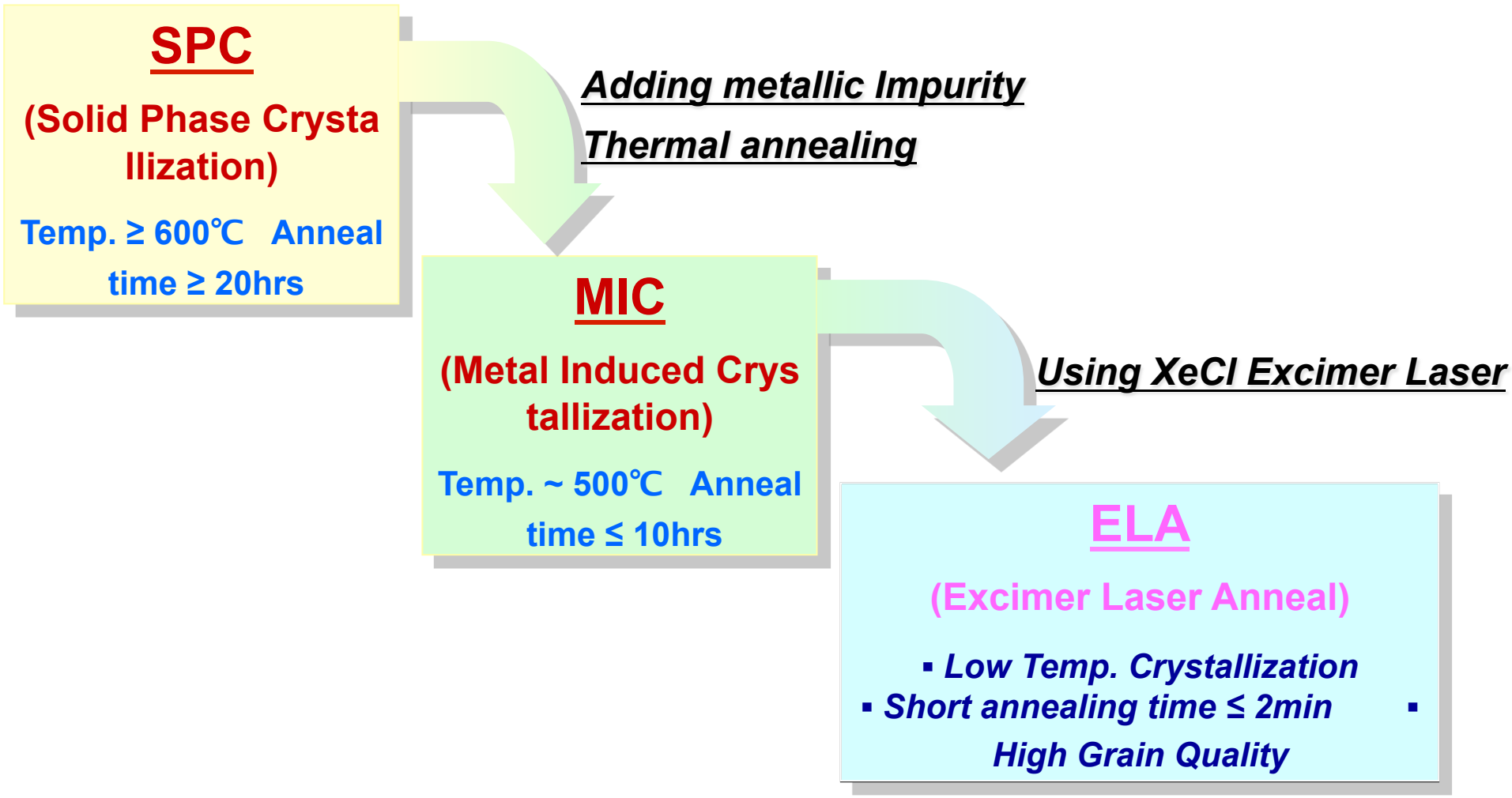
LTPS의 주요 공정 : 결정화

580도 이상, 0.1~0.2 torr 압력하에서 p-Si
Glass 적용이 어려우며 quartz 사용해야 함
Throughput이 낮음♪

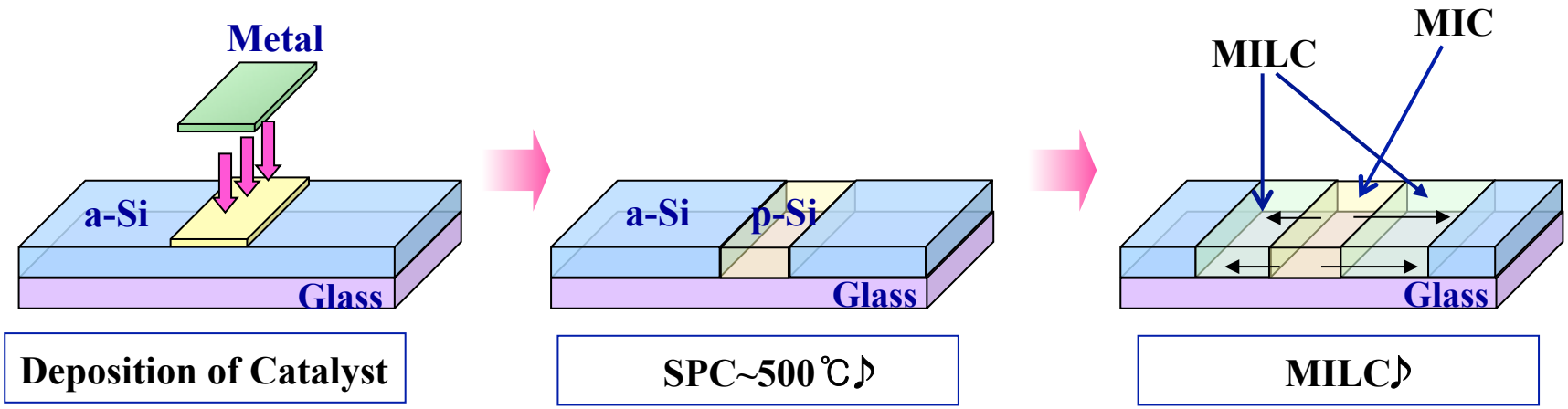


FPD를 위한 a-Si의 주요 결정화 방법♪

LTPS의 주요 공정 : 결정화



LTPS의 주요 공정 : Metal Induced (Lateral) Crystallization



MILC의 공정 Flow 및 개념도♪

MIC or MILC

: SPC의 일종. Ni등의 metal을 촉매로 사용하여 a-Si에서 poly-Si으로의 재결정화를 빠른 시간 내에♪ 낮은 온도에서 처리하는 방법.

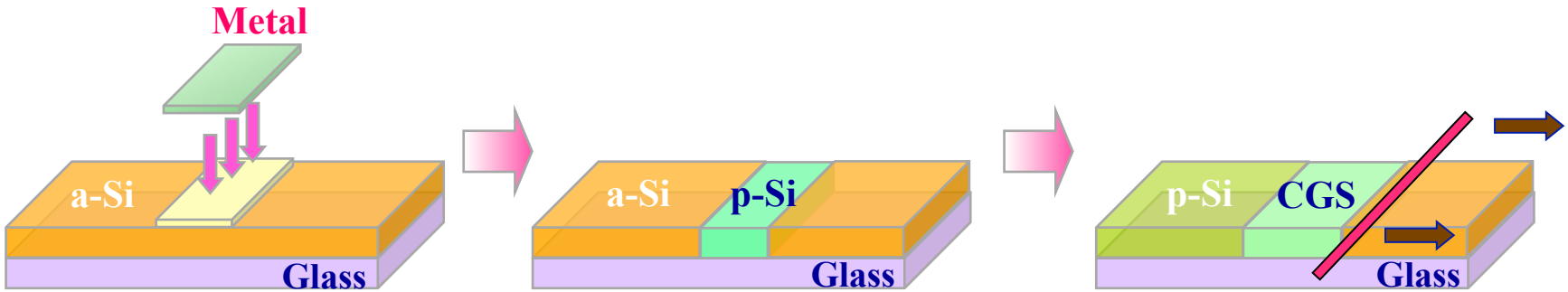
Advantage

1. Fast Crystallization
2. Less Damages for substrates

Disadvantage

1. High Cost
2. Low Uniformity

LTPS의 주요 공정 : Continuous Grain Si



ELA의 공정 Flow 및 개념도♪

CGS

: **Sharp**사에서 개발한 기술로 **MIC** 기술과 **laser** 결정화 기술을 모두 사용.

MILC 기술을 유일하게 상용화 시킴.

CGS = **MILC** + **ELA**

SHARP GX20

- Main : 2.4" 240x320 CGS (65K)
- Camera : 310K 화소 CCD
- GPRS (2.5G)
- 2003년 9월 출시

LTPS의 주요 공정 : Rapid Thermal Annealing

RTA

: SPC의 일종. 가열온도는 **700℃~1100℃**이며 가열 시간은 수초에서 수분.

최근에는 결정화 기술로써 보다는 **dehydrogenation** 공정이나 **activation** 공정에서 이용됨.

RTA 공정 및 장비 개념도의 예♪

Advantage

1. High throughput
2. Less defects in grain

Disadvantage

1. Damages on substrates
2. Panel의 수축 및 팽창에 따른 la rge misalignment

LTPS의 주요 공정 : Excimer Laser Annealing

ELA

: **LTPS**를 이용하는 거의 모든 업체에서 사용하는 방법♪

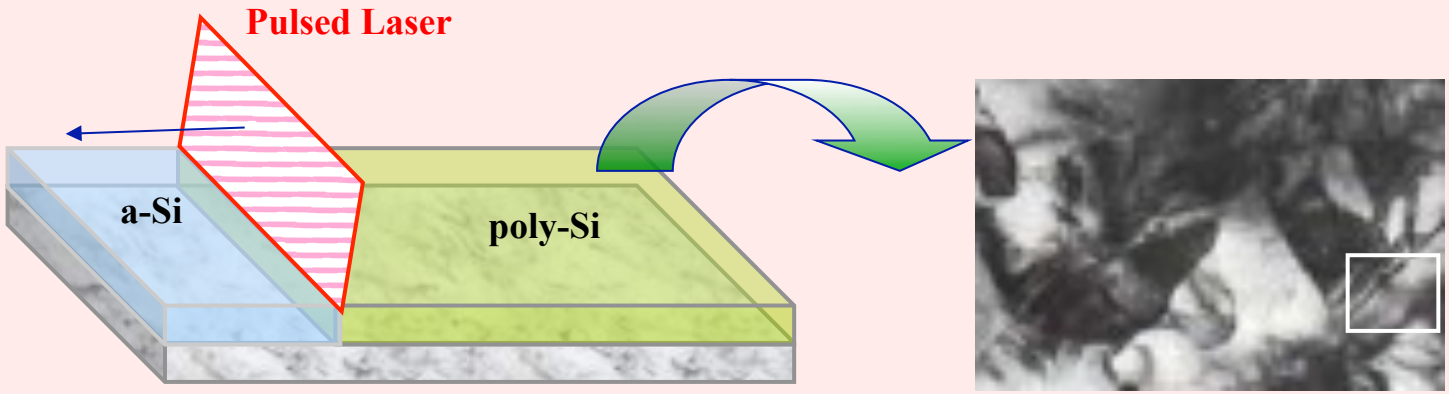
Linear Eximer laser를 이용하여 **90%**이상 중첩시킴♪

레이져의 안정성 등으로 인해 입자 균일도 등의 개선이 필요함♪

Pulsed Laser (XeCl:308nm / KrF:248nm / ArF:193nm)

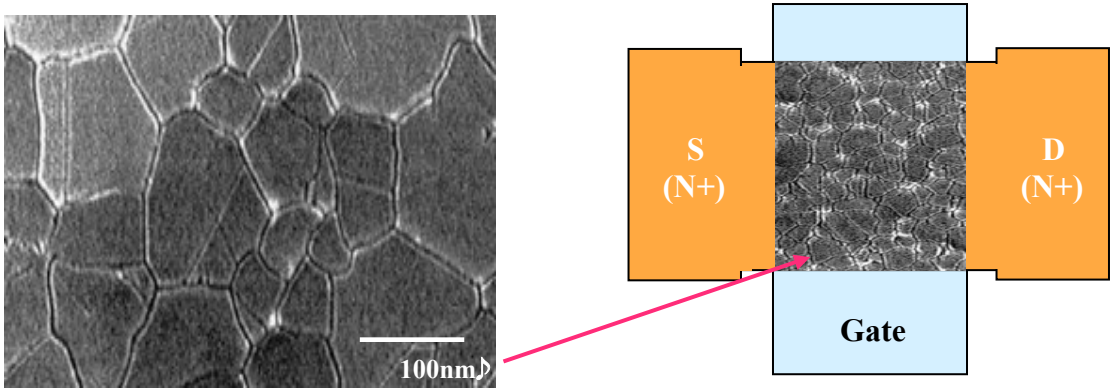
Laser 조사시간이 **30~200 nano second** 로 짧아 유리기판 손상 無♪

→ **Laser**로부터 조사된 에너지는 전부 기판표면에서 흡수됨.

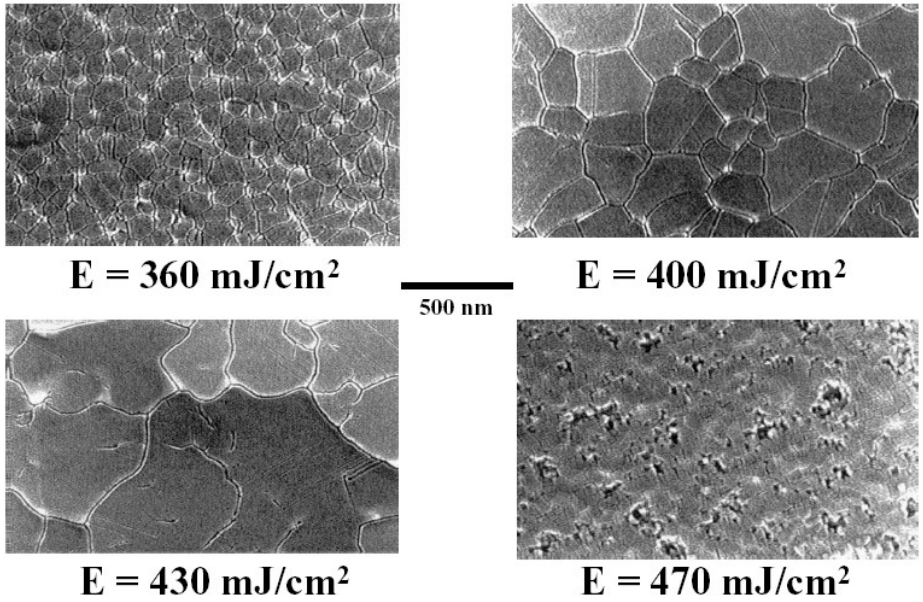


(a) a-Si 증착 후 ELA 하는 모습 (b) ELA 한 후 TEM 사진♪

LTPS의 주요 공정 : Excimer Laser Annealing

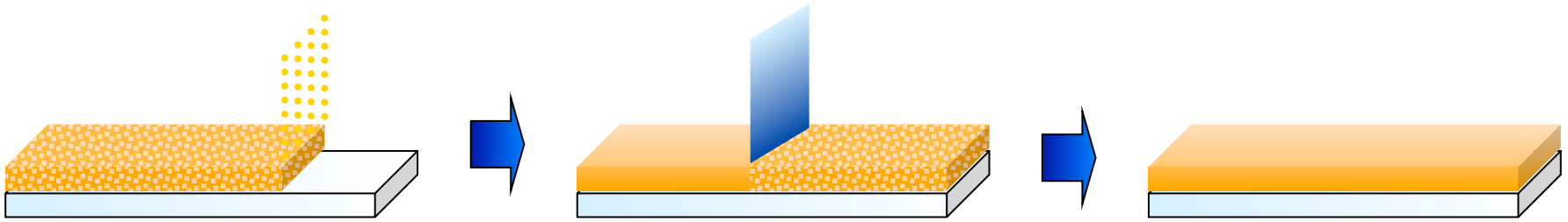


20 shot ELA된 poly-Si의 SEM사진과 n-TFT



조사된 Energy에 따른 Grain Size

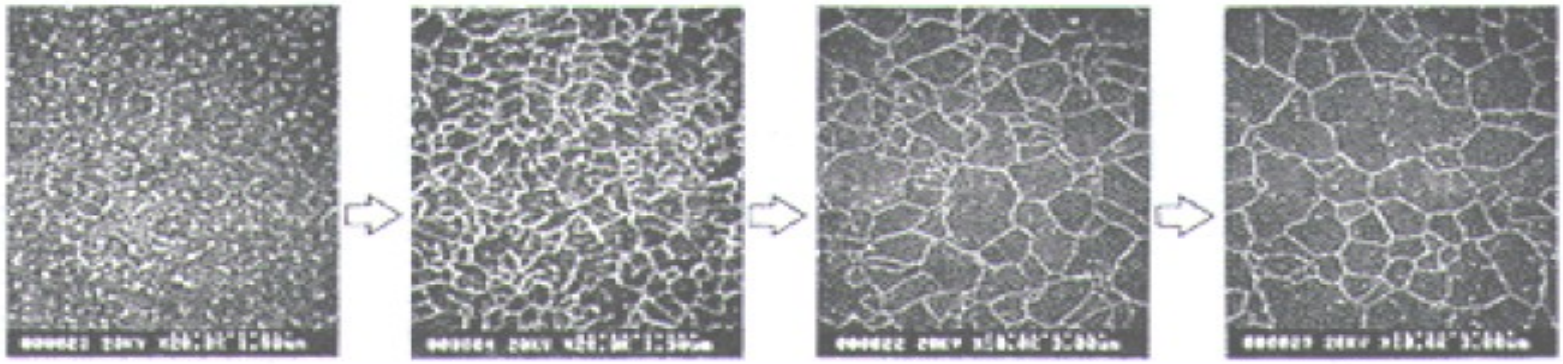
LTPS의 주요 공정 : Excimer Laser Annealing



Before processing, a l ayer of amorphous Si is deposited on the g lass substrate.

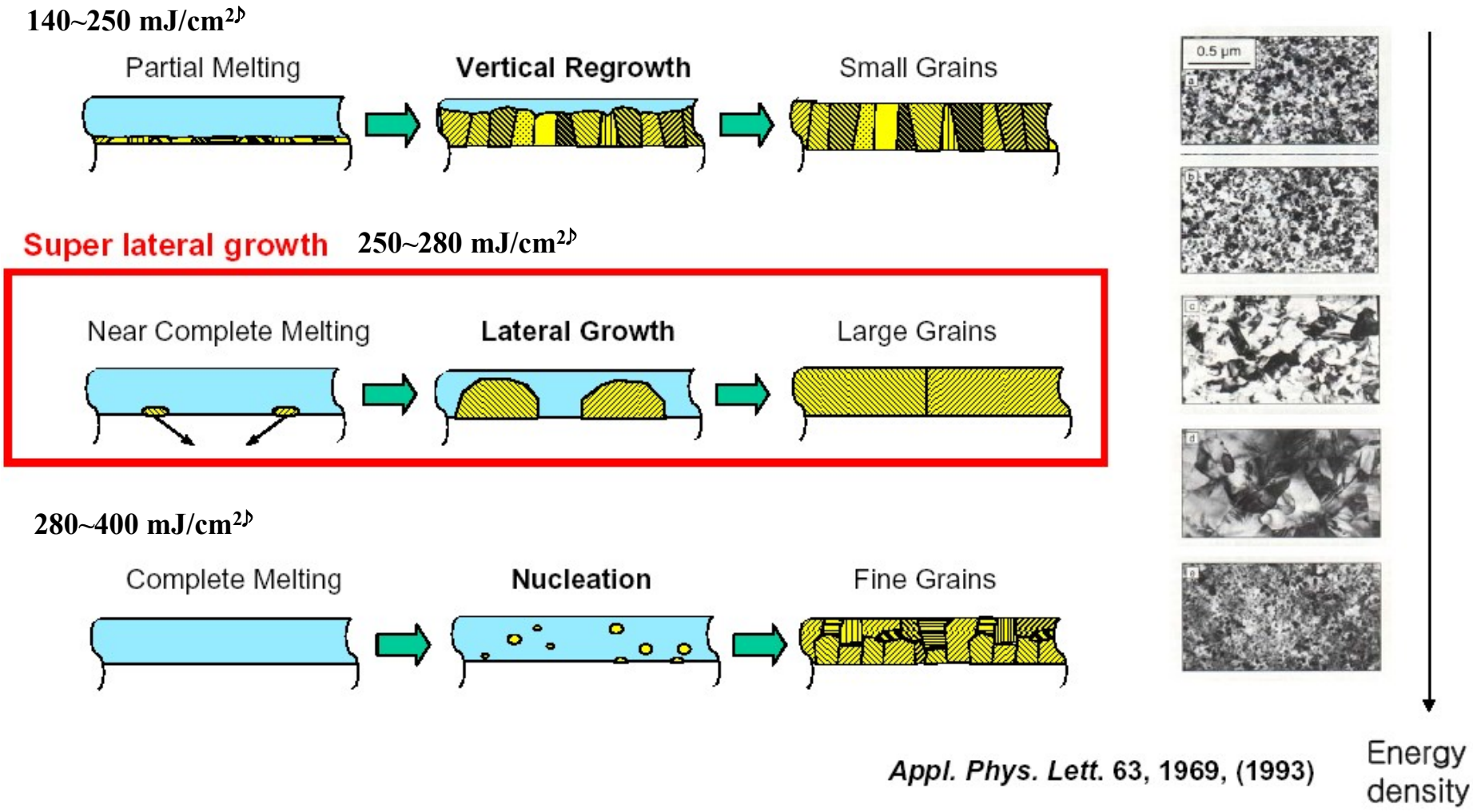
A pulsed, rectangular UV l aser scans the substrate, rapidly melting and recrys tallizing the amorphous la yer into polysilicon at low temperature.

Since almost all the e nergy is absorbed by the surface amorpho us Si layer, the glass substrate is unaffect ed.



2shot 8shot 64shot 128shot

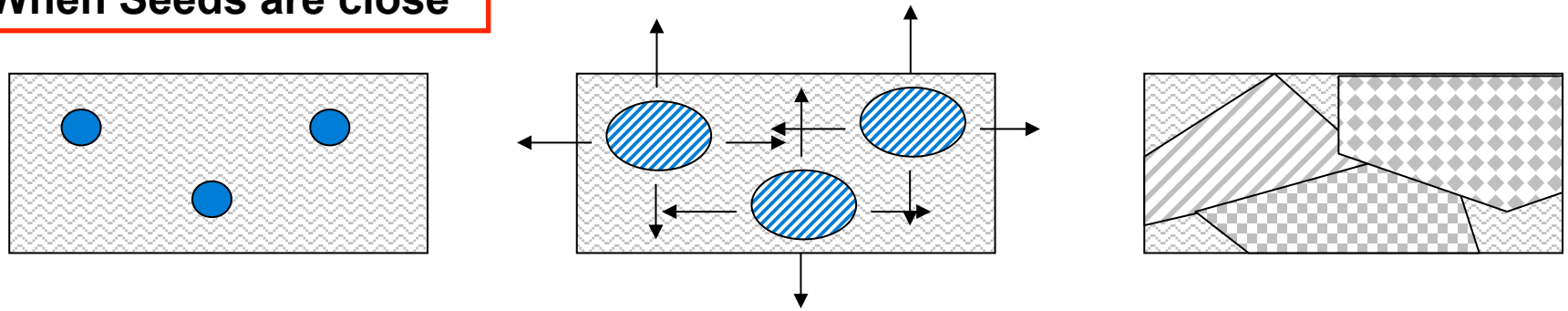
LTPS의 주요 공정 : Excimer Laser Annealing



Appl. Phys. Lett. 63, 1969, (1993)

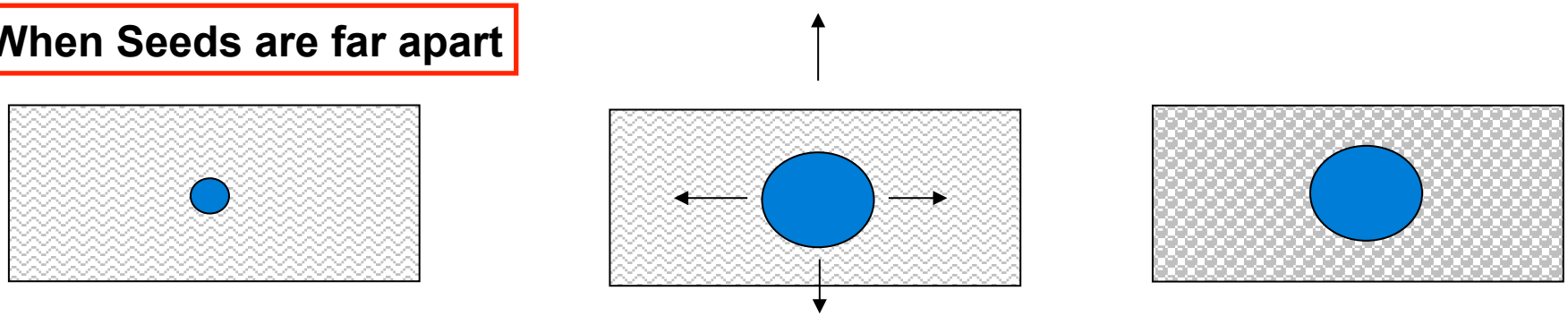
LTPS의 주요 공정 : Excimer Laser Annealing

When Seeds are close



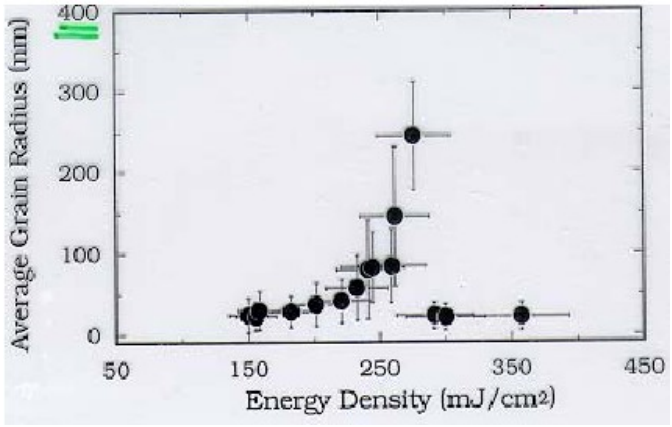
Lateral growth proceeds until impingement occurs♪
♪
→ **Continuous large-Grained Poly-Si**

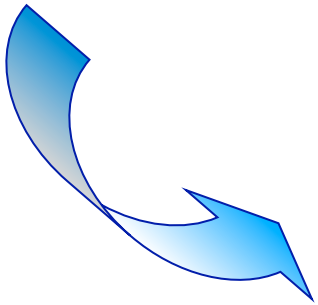
When Seeds are far apart

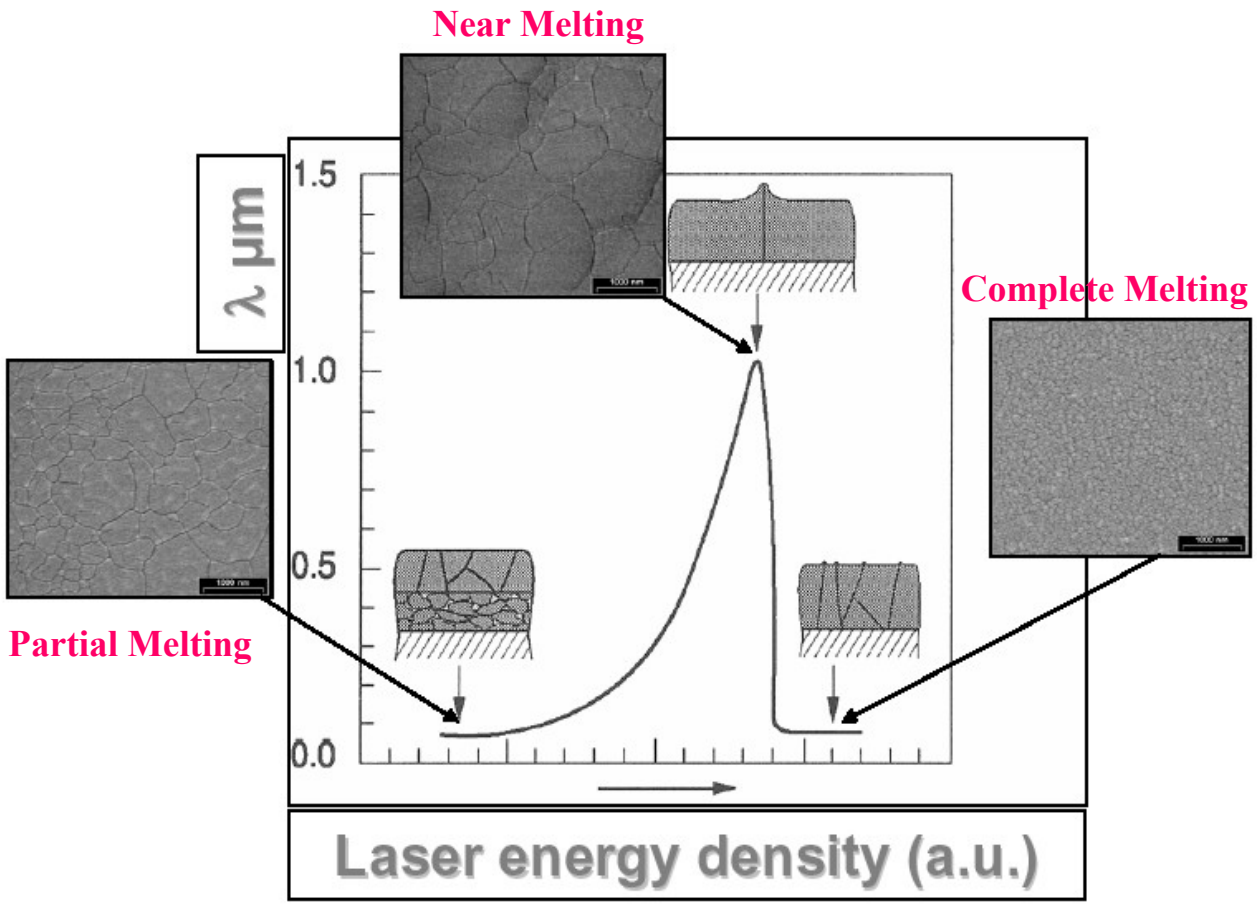


Lateral growth proceeds until copious nucleation of solids♪
occurs in the completely molten region♪
♪
→ **Isolated Single Crystalline Disk Structure**

LTPS의 주요 공정 : Excimer Laser Annealing





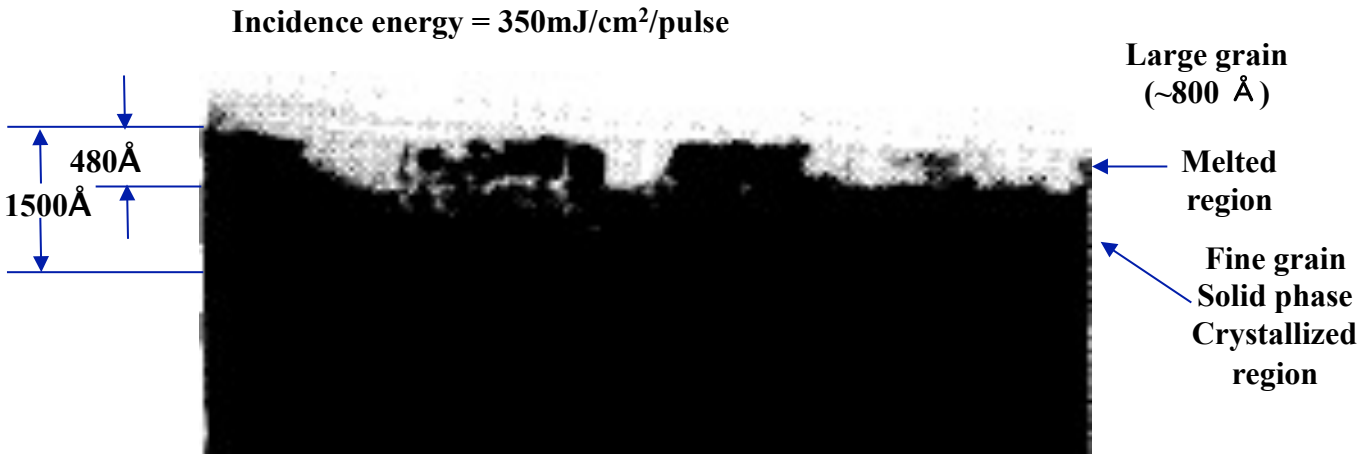


Single pulse ELA 후 poly-Si grain size의 energy density 의존도.

LTPS의 주요 공정 : Excimer Laser Annealing

Partial Melting Regime

: Laser energy density가 충분치 않아서 **a-Si thin film**을 전부 녹이지 못하고 **Solid/Liquid interface**가 막의 중간에♪ **Substrate**와 평행하게 형성되어 **cooling** 시 **vertical regrowth**가 일어난다. **a-Si** 상태는 아니지만 미세한 **grain**이♪ 형성됨.



Partial melting 조건으로 결정화 된 후 poly-Si 박막의 단면사진.

LTPS의 주요 공정 : Excimer Laser Annealing

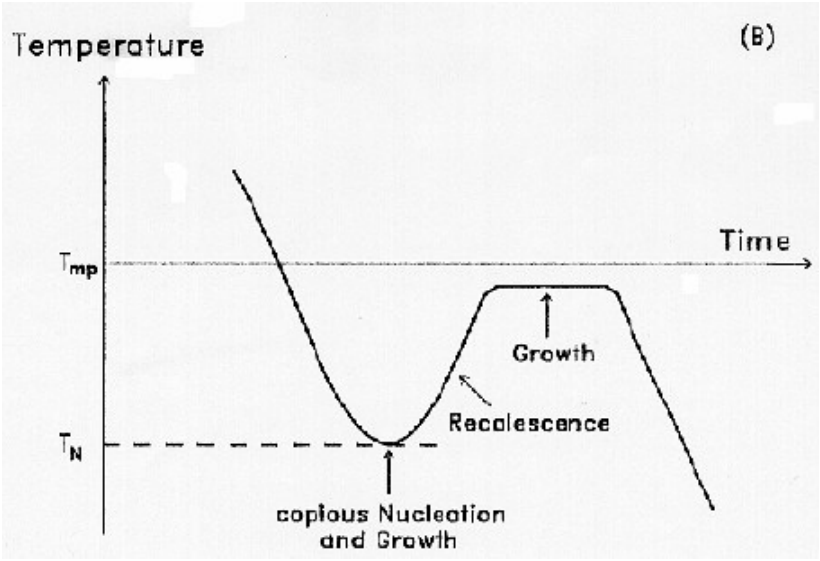
Complete Melting Regime

: Laser energy density가 충분히 높아서 **a-Si**을 전부 녹임. 순간적으로 **melting** 온도보다 훨씬 높은♪

"Superheating"의 현상과, **phase**는 여전히 액상의 **Si**인데 **melting** 온도보다 훨씬 낮은 온도에서 존재할 수 있는♪

"supercooling" 이 일어난다. **Si** 박막이 녹은 직후 순간적으로 **nucleation & growth**에 의해서 작은 **Size**의♪

Poly-Si으로 바뀜.

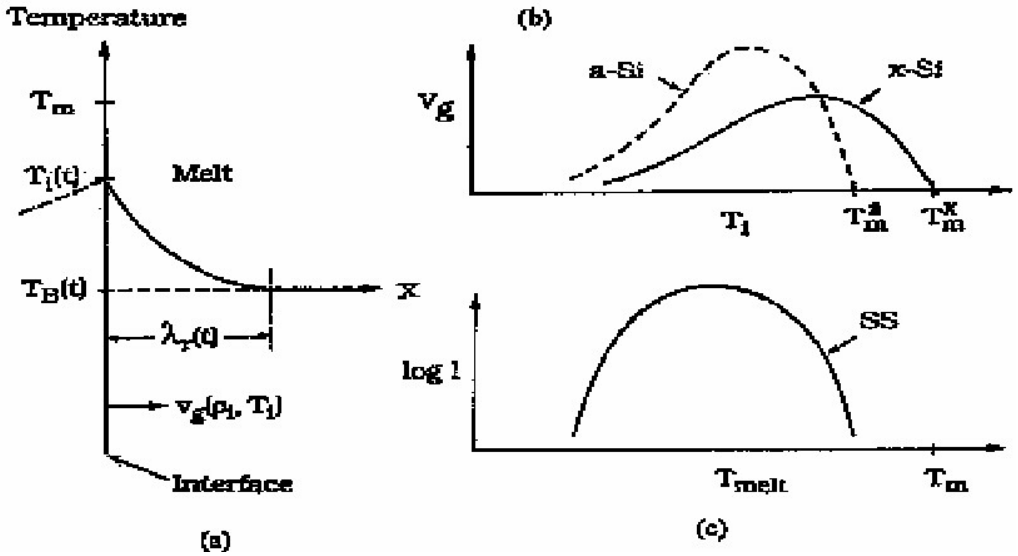


Complete melting 직후 temperature and time profile

LTPS의 주요 공정 : Excimer Laser Annealing

Near - Complete Melting Regime

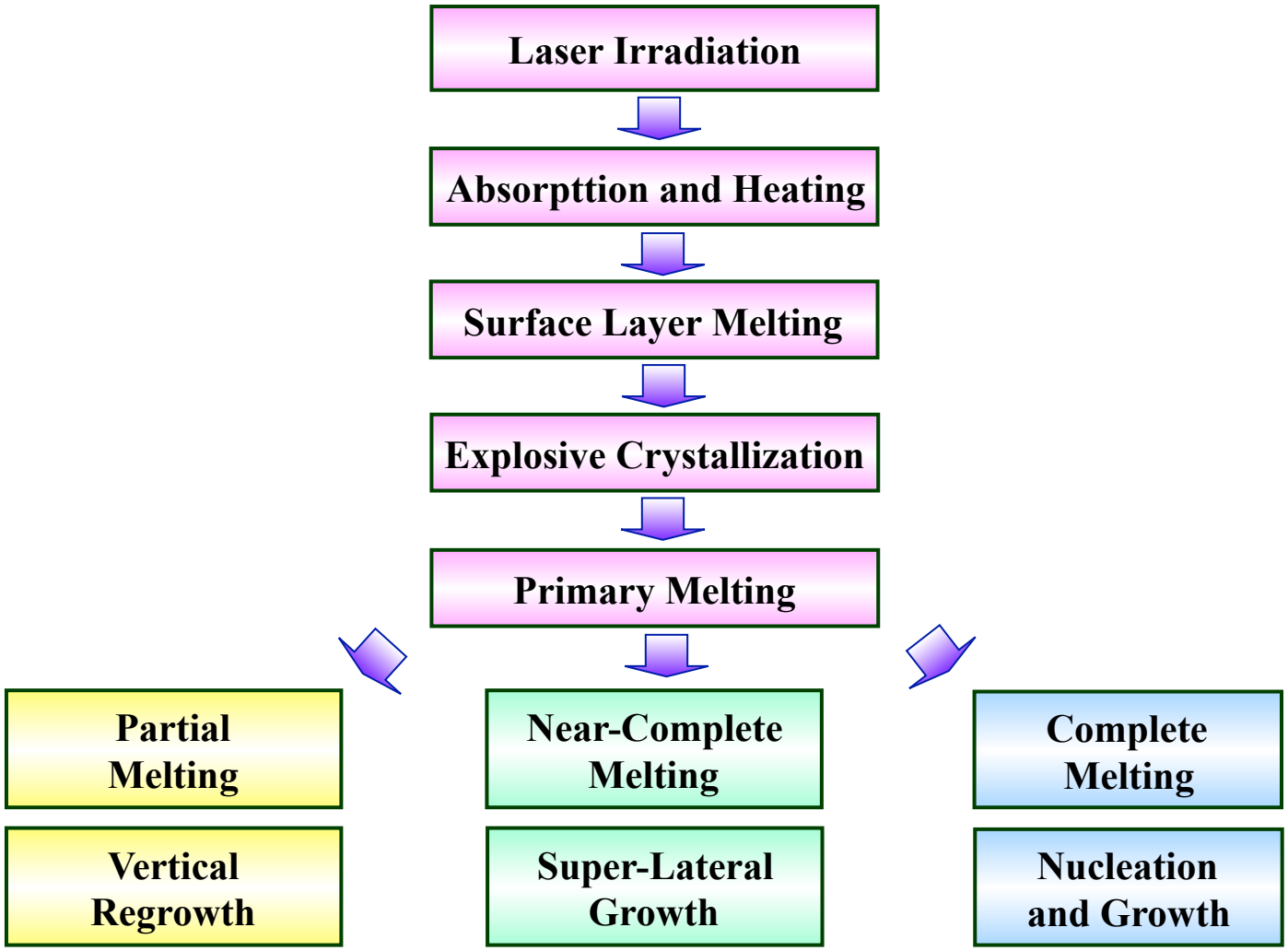
: Laser energy density가 **Si** 박막을 완전히 녹일 수 있기 직전의 **energy density**로 몇 개의 녹지 않은 **crystal seed**가♪ 살아 남게 되어 이 **seed**를 시작으로 **lateral**하게 **grain**들이 **growth** 할 수 있는 영역이다. 보통 **Si** 박막 두께의♪ 몇 십 배 큰 **Size**의 **grain**들이 형성되기도 함.



(a) solidification시 liquid/solid interface response function,
(b) a-Si과 crystal Si(x-Si)의 growth rate(Vg),
(c) steady stage 시 nucleation rate(log I)

Physics of LCs

LTPS의 주요 공정 : Excimer Laser Annealing



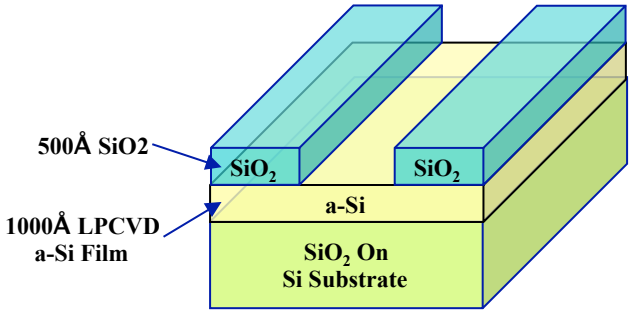
Single pulse ELA시 발생하는 phase transformation 현상 요약♪

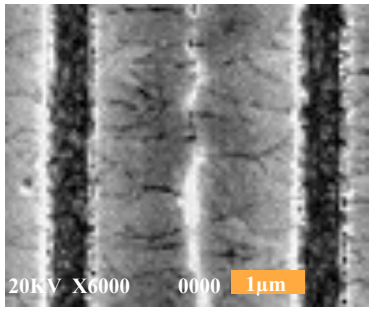
LTPS의 주요 공정 : Excimer Laser Annealing

Various Studies

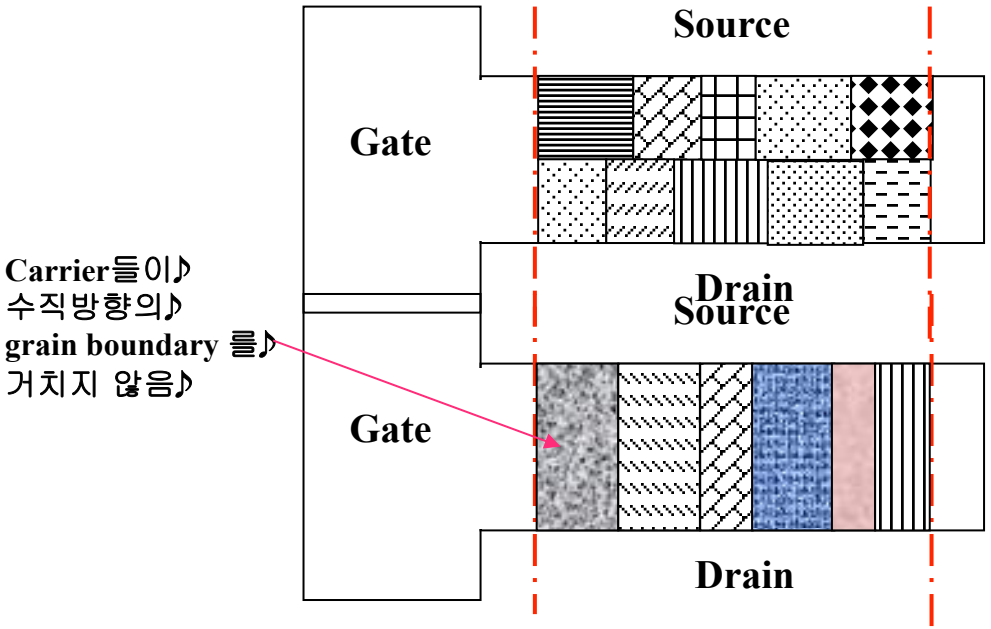
Appl.Phys.Lett.68, 1513(1996) – H.J Kim and James S.Im ♪

: Si 박막 위에 bandgap이 넓은 절연막을 anti-reflective(AR) coating layer로 사용하여 a-Si막의 selective meling & Solidification을 유발시킨 연구. 입사하는 laser energy의 effective한 흡수를 다르게 할 수 있다.





C-SLG의 Sample 구조와 결정화 후 SEM 결과♪



Grain boundary의 위치가 조절된 경우 두가지 가능한 TFT 구조

Physics of LCs

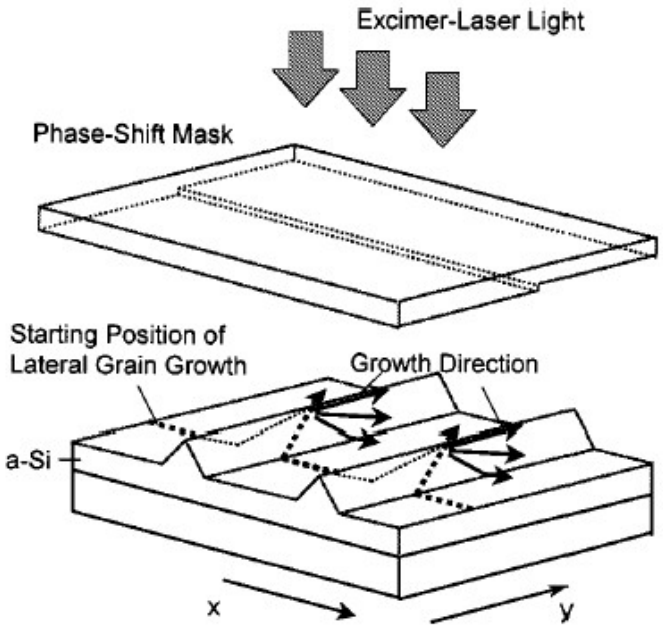
LTPS의 주요 공정 : Excimer Laser Annealing

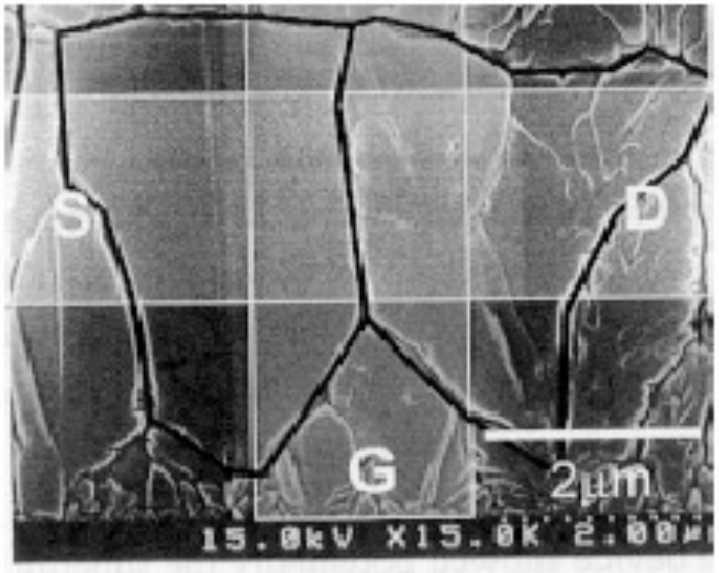
Various Studies

AMLCD'99. 255(1999) – C.H.Oh and M.Matsumura

: Phase Shift mask를 사용하여 **incident** 하는 **laser beam**의 **intensity**를 다르게 한 연구. 이에 따라서♪

patterm되지 않은 **Sample**의 **Si**는 **complete melting**과 그렇지 않은 영역이 발생하여 마찬가지로 **C-SLG**가 발생함.





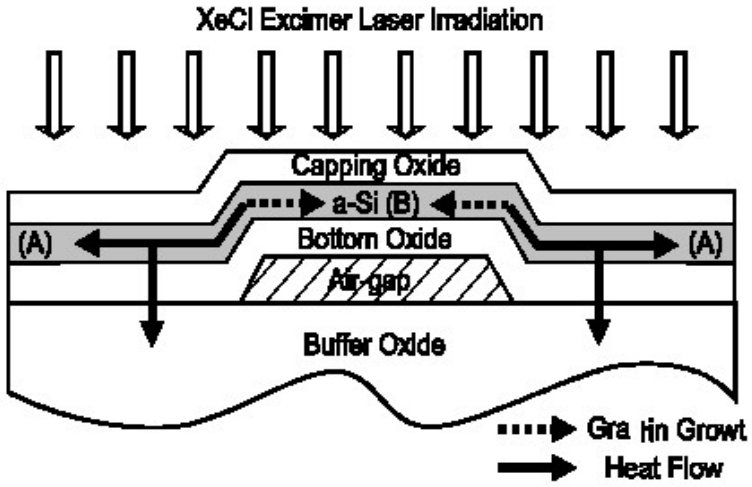
Phase-shift mask sample 구조와 결정화 후 SEM 결과♪

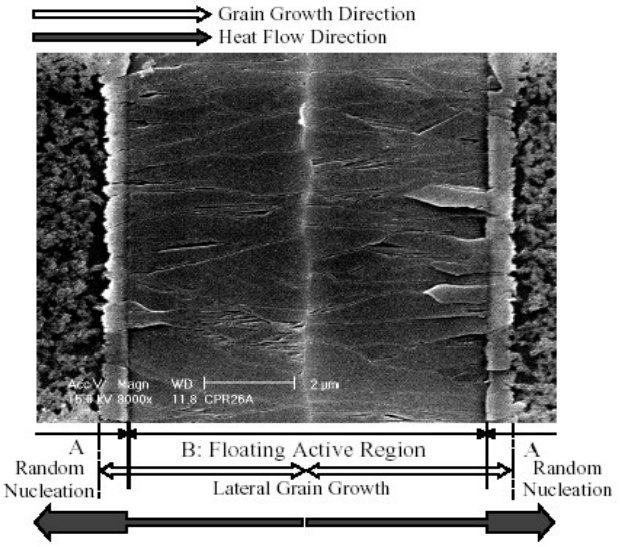
LTPS의 주요 공정 : Excimer Laser Annealing

Various Studies

IEEE Electron Device Lett. 22, 429(2001) – J.H.Jeon, M.C.Lee, K.C.Park

: Si 박막의 아래에 sacrificail metal pattern을 통해 "air-gap"을 준 후 결정화 하면 complete melting시 Si막의 thermal-conductivity의 차이에 의해 lateral growth가 유도 됨을 보여준 연구.





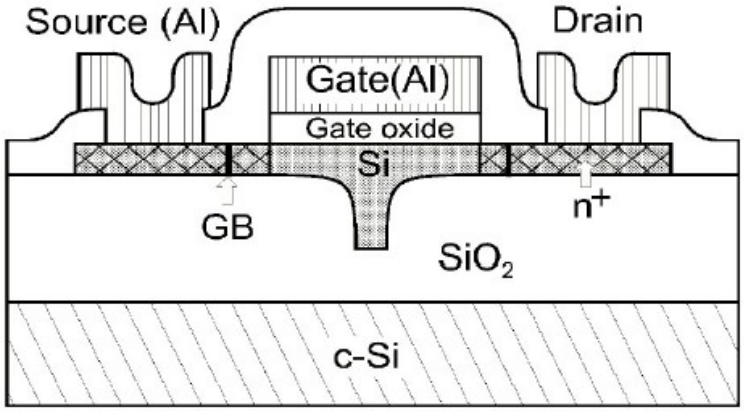
Air-gap을 이용한 sample 구조와 결정화 후 SEM 결과♪

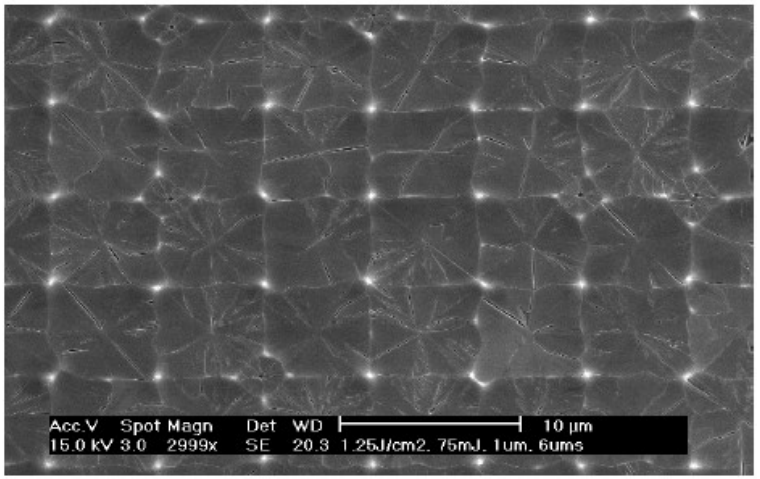
LTPS의 주요 공정 : Excimer Laser Annealing

Various Studies

Appl.Phys.Lett.79, 1819(2001) – P.C. van der Wilt et al♪

: Si막 하부의 절연막에 trench를 pattern하여 결정화 시 lateral growth를 유도한 C-SLG에 관한 연구♪





Embedded-seed grain-location control 구조와 SEM 결과♪

LTPS의 주요 공정 : Grain Boundary Effect

Grain Boundary : Si band gap 내에 존재하는 trapping site들로 인하여♪
Actice channel의 electrical property를 열화시켜 다음과 같은 device performance를 악화시킴♪

- **Threshold Voltage(Vth) 증가♪**
- **Field-effect mobility 감소♪**
- **Subthreshold slope 감소♪**
- **Leakate current 증가♪**

Grain boundary에 있는 trapping site들은 Si 결합상의 "dangling bond"나 "strain bond"에♪
기인하는데 **dangling bond란 Si 원소들끼리 결합되지 못함으로써 발생하는 empty site를 말함.**

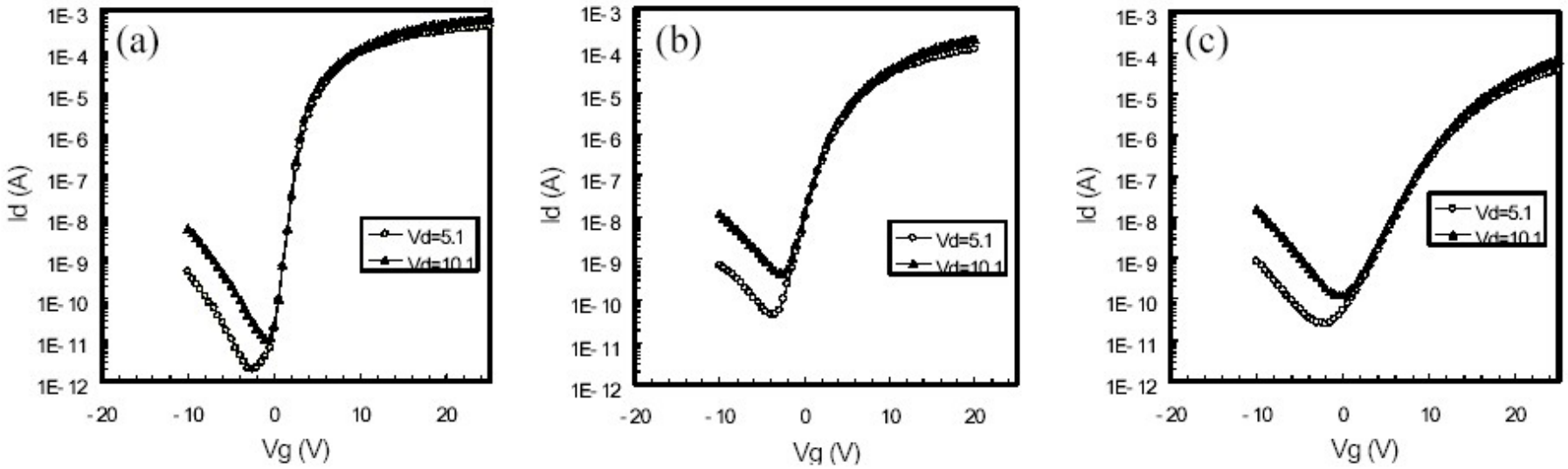
대책 : **Hydrogen atom으로 passivation** 하는 기술♪
→ 궁극적인 해결책이 될 수 없음.
♪

LTPS TFT의 주요 공정 : Gate Insulator

LTPS의 주 절연막 : SiO_2(a-Si의 경우 SiNx)

- **Gate metal과 S/D metal과의 coupling에 의한 parastic capacitance에 의해 유발된 delay에 강해야 함.**
- **SiNx에 비해 dielectric constant가 보다 적은 SiO_2가 적합.**
- **SiO_2는 energy band gap이 넓어서 Laser UV light에 대해 흡수가 전혀 없다는 장점.**

SiO_2 형성 방법 : LPCVD, PECVD, APCVD, ECR-CVD, Sputter. 기업체에서는 대부분 PECVD를 사용♪



전기적 특성 비교 (a) CVD, (b) gate 절연막만 PS(Poly-Silazane)-SOG
(c) 모든 절연막을 PS-SOG (i.e., CVD-Free LTPS TFT). TFT의 mobility는 (W/L=10/10 기준)
(a) 143 cm2/V·s, (b) 33 cm2/V·s, (c) 13 cm2/V·s

LTPS TFT의 주요 공정 : Gate Insulator

Gate 절연막으로 일반적으로 요구되는 항목과 그 값들♪

ε	Q_{ft}	E_{br}	$\triangle V_{th}$(BTS)♪
4.0♪	< 5.0 x 10^{10}♪	> 8 MV/cm♪	< 0.1 V♪

제조 방법에 따른 oxide의 특성 비교♪

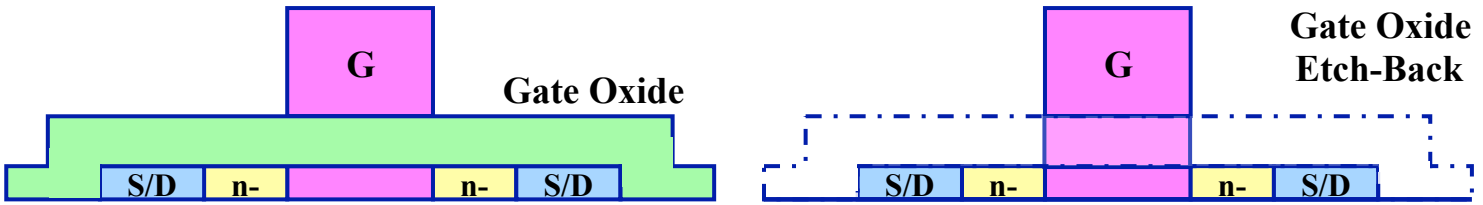
Method♪	Process Temp♪	Large Area♪	Step Coverage♪	Electrical Characteristic♪
Sputtering♪	Excellent♪	Excellent♪	Poor♪	Good♪
LPCVD♪	Poor♪	Poor♪	Good♪	Poor♪
APCVD♪	Poor♪	Good♪	Good♪	Poor♪
ECR-CVD♪	Excellent♪	Poor♪	Poor♪	Excellent♪
PECVD(SiH_4, N_2O)♪	Excellent♪	Excellent♪	Good♪	Good♪
PECVD (TEOS, O_2) ♪	Excellent♪	Excellent♪	Excellent♪	Good♪

LTPS의 주요 공정 : Ion Doping과 Activation

High Energy Doping : 현재 주로 사용하는 방법으로 **gate insulator**가 있을 때 **phospine doping**의 경우♪ **80~100KeV**와 같은 높은 전압을 가해준다. 이때 하부 **glass**는 **ion beam energy**에 의해 온도가 상승하는♪ 단점이 있다. 기판의 냉각과 어느 정도의 시간이 **doping**에 필수요소이며 **PR**을 **Mask**로 사용하는데 있어♪ 문제가 될 수 있음.

Low Energy Doping : gate oxide를 일부 **etch**해 내고 낮은 **acceleration** 전압과 **high ion beam current**를 사용. **Current**가 낮으므로 효율이 떨어진다는 단점이 있음.

Actication : 열처리를 통하여 **Doping** 된 이온들이 **active channel** 내에서 **diffusion**이 일어나게 하여 박막이♪ 전도성을 띄도록 활성화 시켜주는 작업. **Laser activation, furnace annealing, RTA(Rapid Thermal annealing)** 등의 방법이 있음.



(a) High Energy Doping (b) Low Energy Doping

Ion doping 시의 두 가지의 TFT 구조♪

3. 저온 다결정 실리콘(LTPS) TFT 소자 특성 및 분석♪

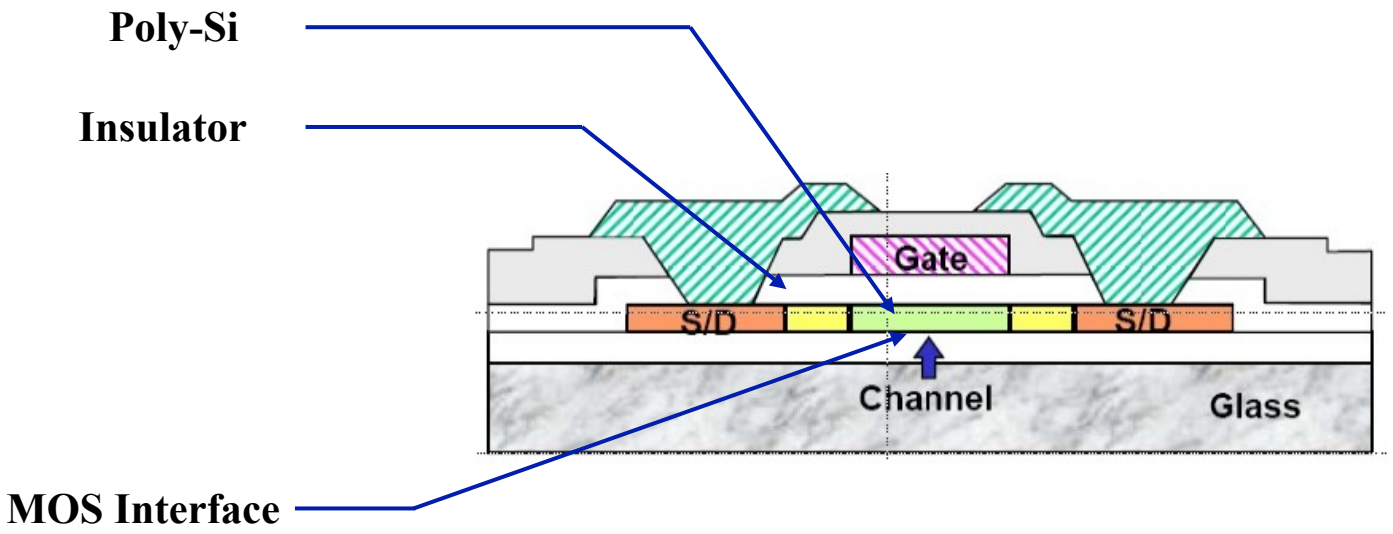
LTPS TFT 특성을 위한 Key Processes

LTPS의 특성을 결정짓는 **3**대 요소♪

(1) **Poly-Si layer :** 결정성, **Grain defect**의 수준 등.

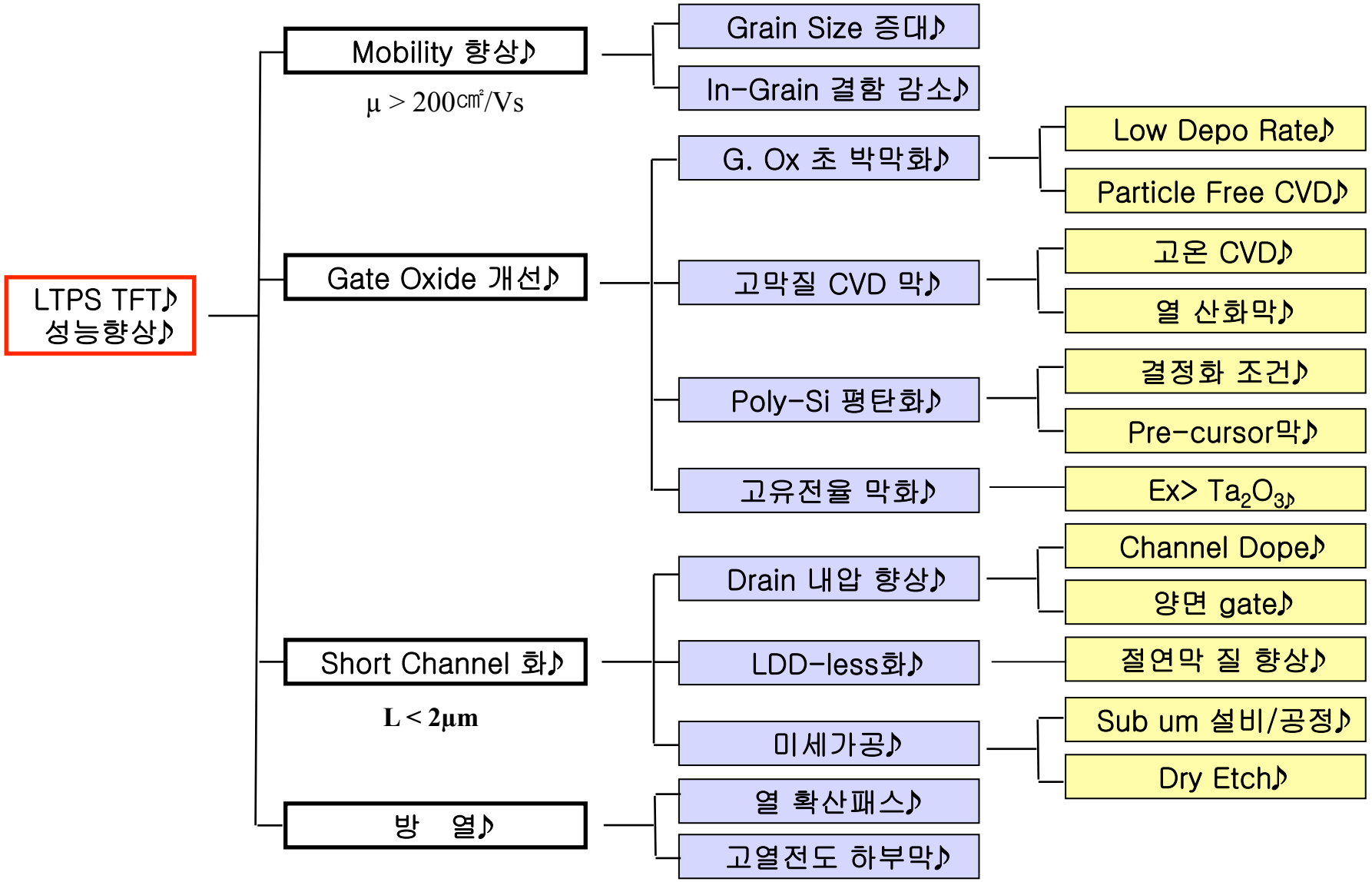
(2) **Gate Insulator :** **RC delay**에 대한 성능, **UV light**에 대한 낮은 흡수도가 관건.

(3) **MOS Interface :** **Si**막과 **gate** 절연막 사이의 계면 특성.



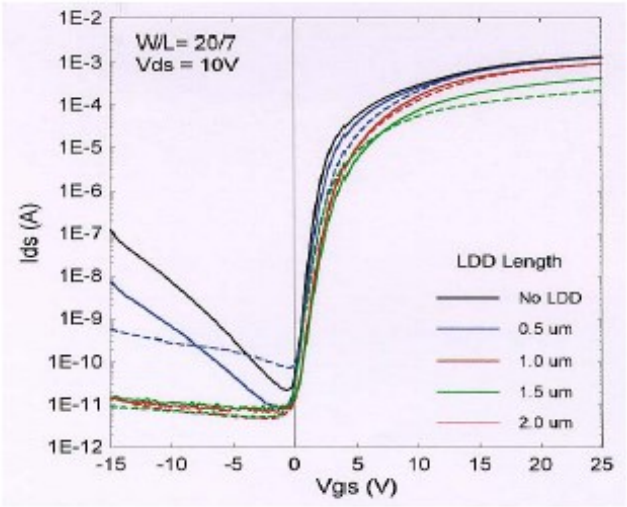
LTPS TFT의 단면구조와 특성을 결정짓는 3대 요소♪

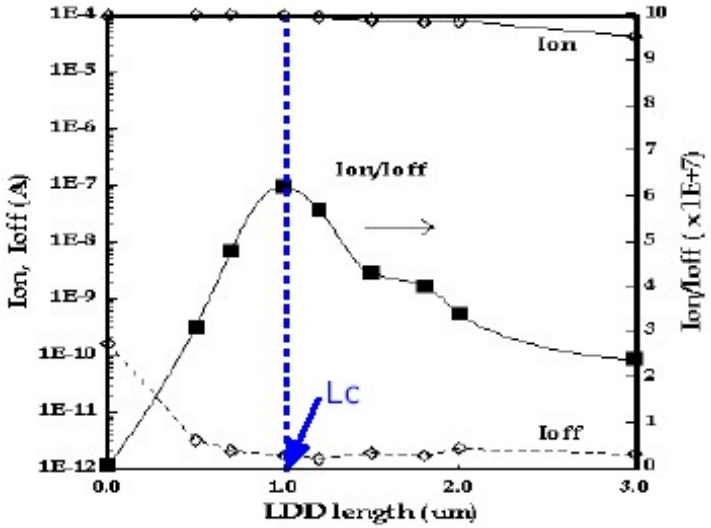
LTPS TFT 특성을 위한 Key Processes



LTPS TFT의 특성을 개선시키기 위한 세부 항목 분류

누설전류(Leakage current) 절감 기술





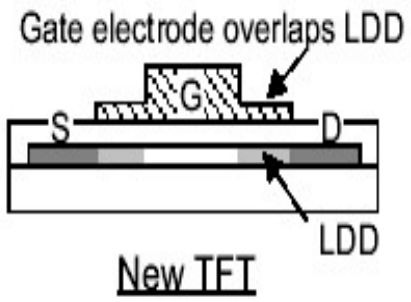
LDD, Dual Gate 사용시 특성 비교♪

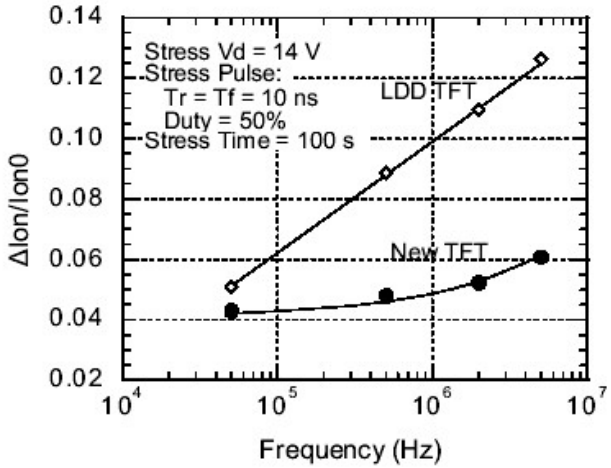
누설전류 : **LTPS TFT**의 단점중 하나로 **LCD** 화질의 저하를 초래.

누설전류 절감 기술 : **Dual gate, LDD(Lightly Doped Drain)** 또는 **Dual gate**와 **LDD** 동시 채택♪

* 누설전류 절감 기술 채택 시 **leakage current**가 감소하지만, 동시에 **TFT** 성능저하.

누설전류(Leakage current) 절감 기술





Gate overlap LDD 구조와 기존 LDD 구조의 dynamic stress에 의한 on-current 신뢰성 실험 결과

누설전류의 원인 : **Gate**에 마이너스 전압이 인가될 때 축적되는 **hole** 층과 **n+ drain** 사이의 **depletion** 영역에♪
강한 **electric field**가 형성되고 **drain** 경계면의 **trap**을 통해 **electron hole pair**가 지수함수적으로
생성되어 누설전류의 공급원으로 작용.

LDD 기술 : **gate**와 **drain** 사이에 **offset** 영역을 두어 수평 및 수직 전계를 감소시켜 **electrin hole pair**의 생성을 억제.
LDD 공정은 **junction**에서의 강한 전계에 의해 발생하는 **hot electron**에 의한 신뢰성 문제를♪
효과적으로 억제.

4. 저온 다결정 실리콘(LTPS) TFT-LCD

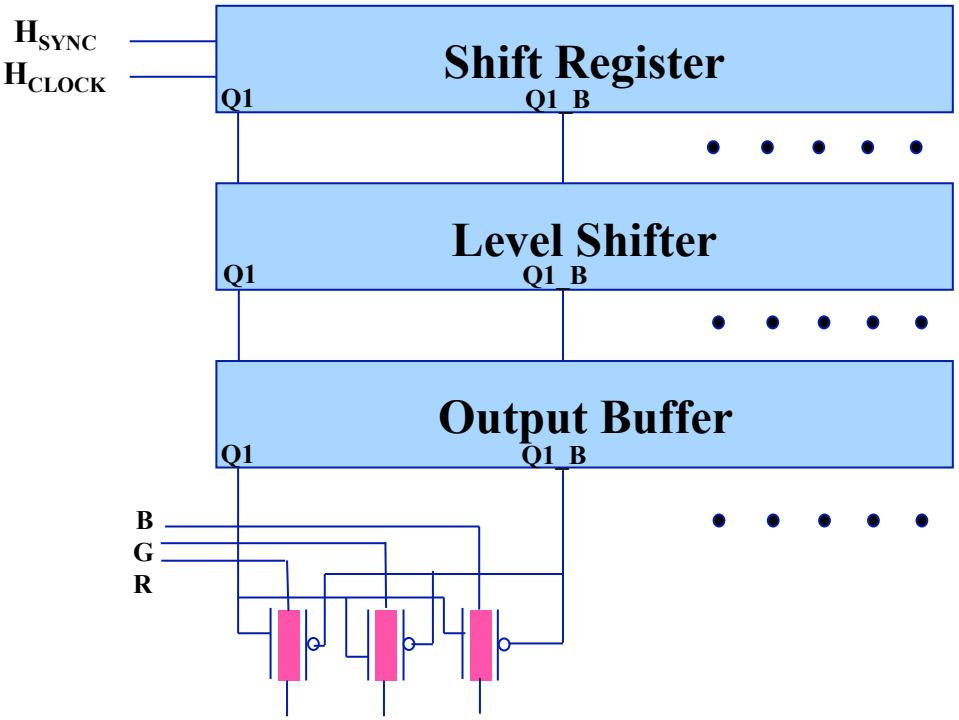
의♪

설계 및 구동♪

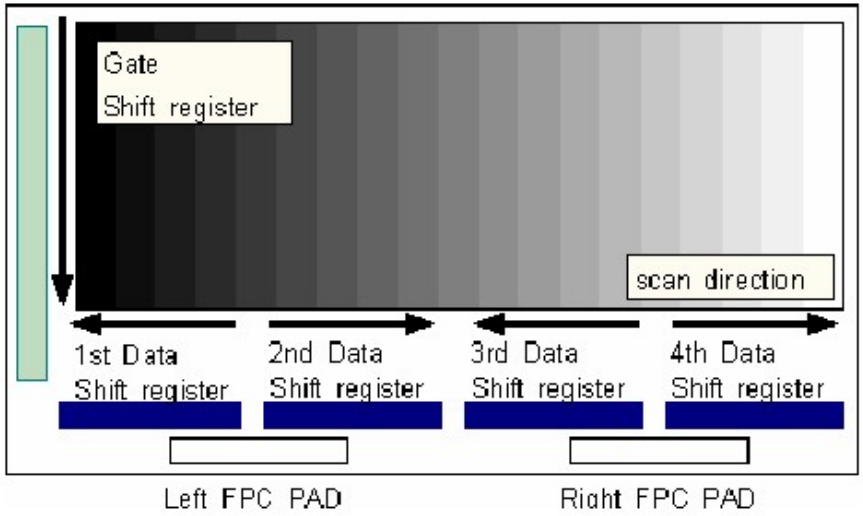
구동회로 설계

Data driver : data line에 video data를 writing 해주는 역할♪
(1) Point 구동 (2) Block 구동 (3) De-multiplexing 구동♪

Gate driver : gate line에 순차적으로 pulse를 인가하여 열리게끔 해주는 역할.



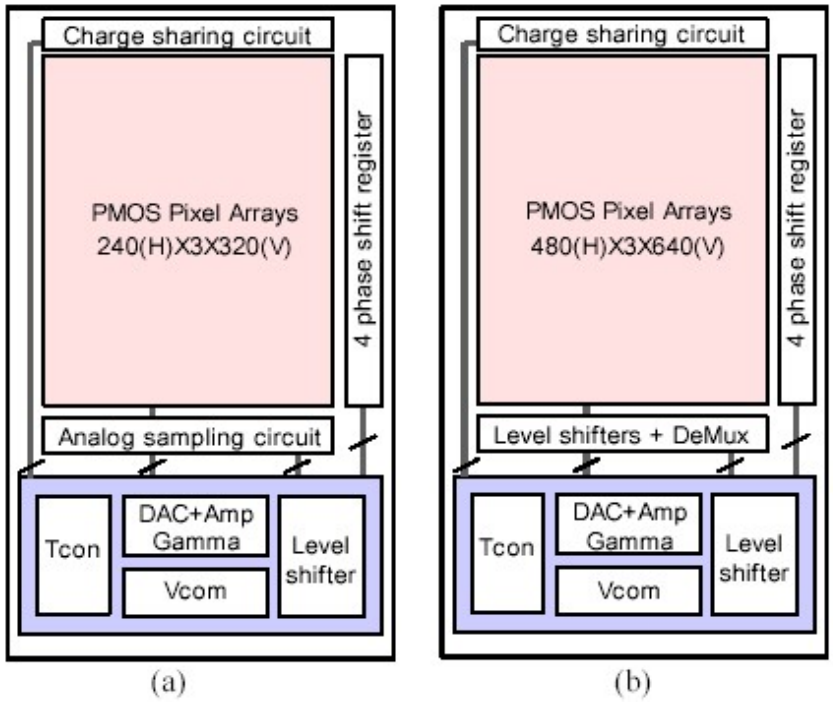
Point addressing을 위한 data driver의 간단한 구성 예.



Block addressing의 예♪

Physics of LCs

구동회로 설계



Block 구동 (a)과 Demux(TG) 구동 (b)의 예♪

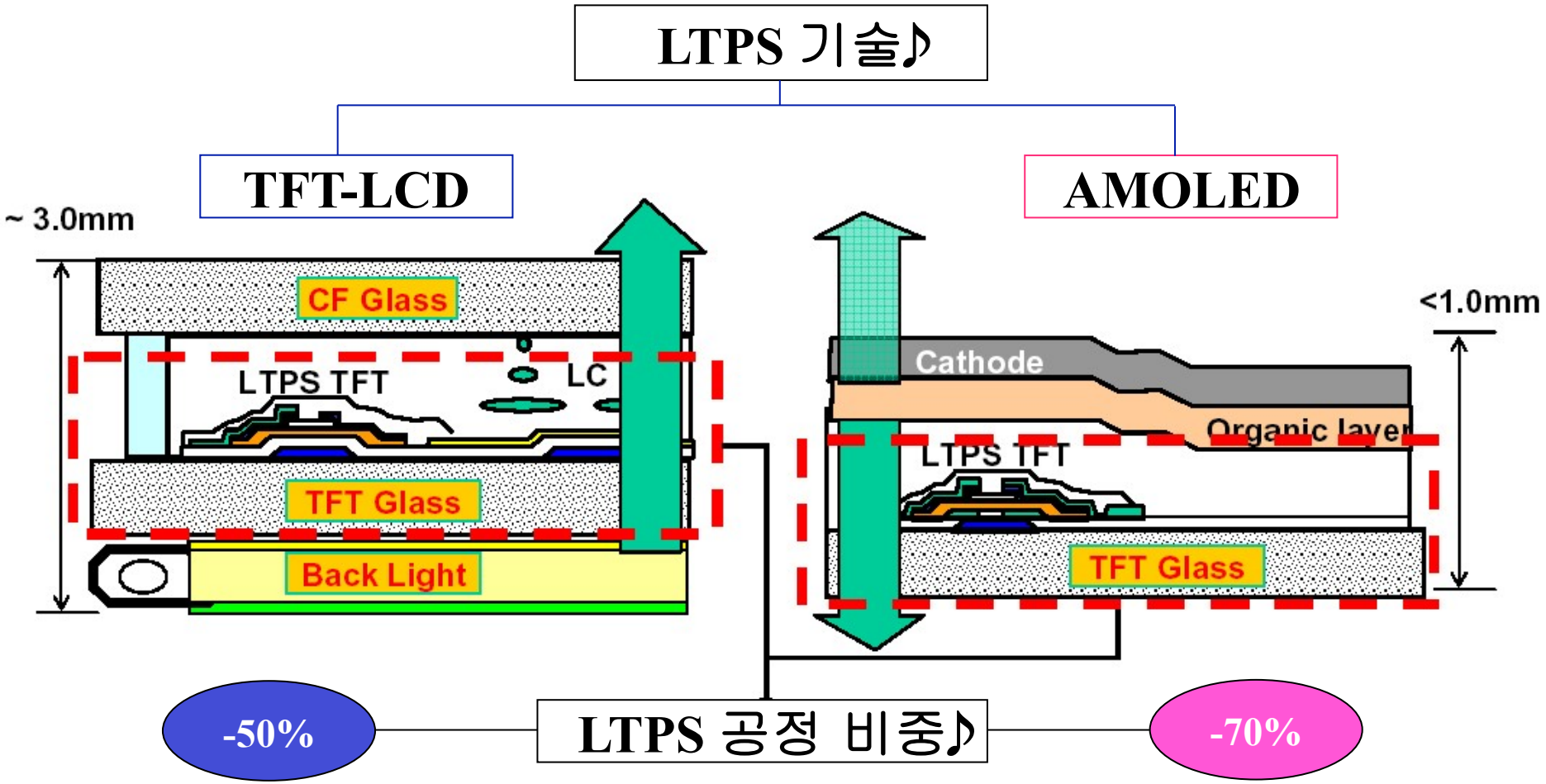
Summary

	구동방법♪	적용제품♪	IC♪	고해상도♪	문제점/비고♪
Point 구동♪	Analog♪	DVC, DSC♪	전용♪	불리♪	TFT 특성 향상♪
Block 구동♪	Digital♪	PDA♪		가능♪	Block간 편차♪
Demux 구동♪	Hybrid♪	HHP♪	범용♪	가능♪	a-Si 대비 차별성 저하♪

LTPS TFT-LCD의 구동방법의 비교♪

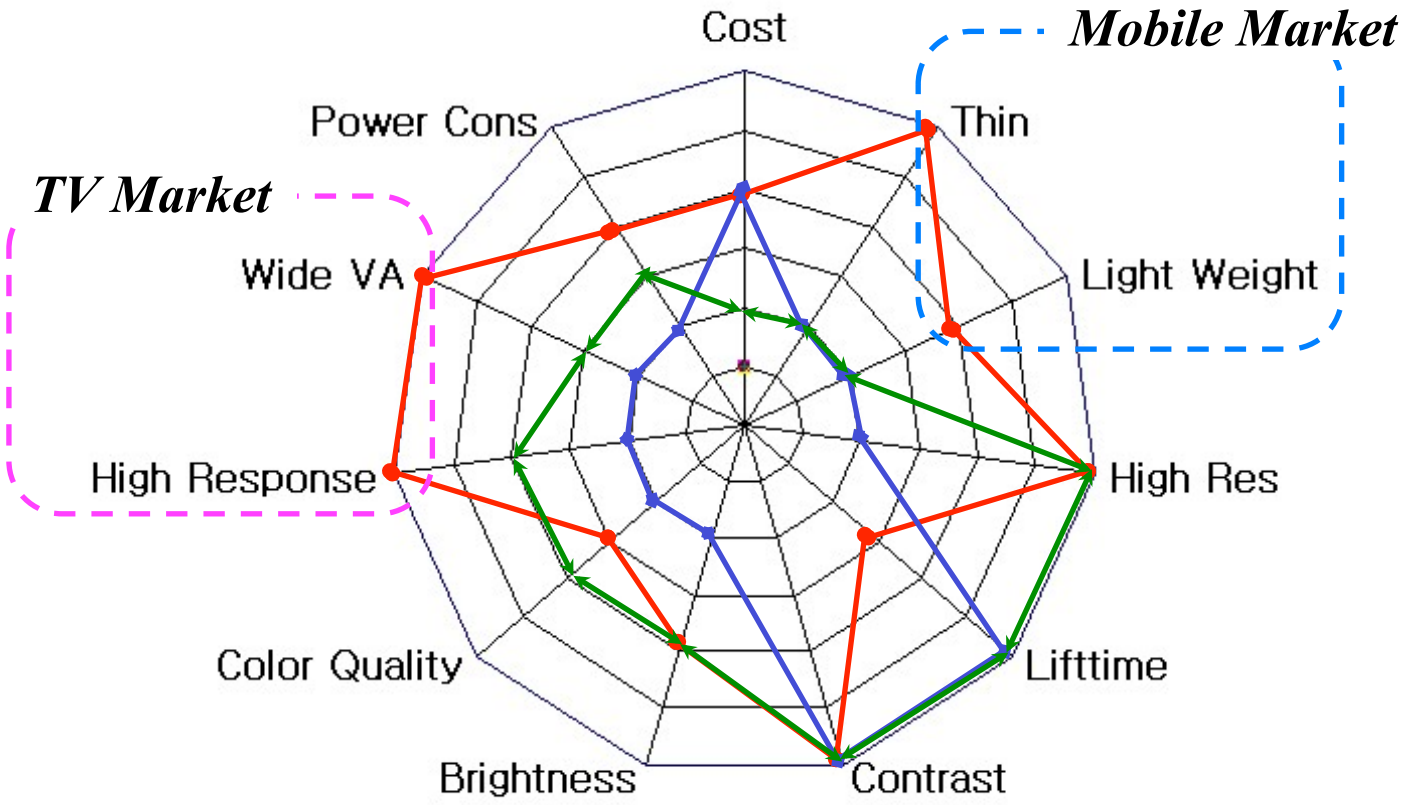
5. LTPS 적용기술♪

AMOLED를 위한 LTPS 기술



LTPS TFT의 적용 FPD 및 공정의 상대적인 비중의 비교

AMOLED를 위한 LTPS 기술



a-Si TFT-LCD : P-Si TFT-LCD : P-Si TFT-OLED :

TFT-LCD와 AMOLED 성능 비교 예♪

AMOLED를 위한 LTPS 기술

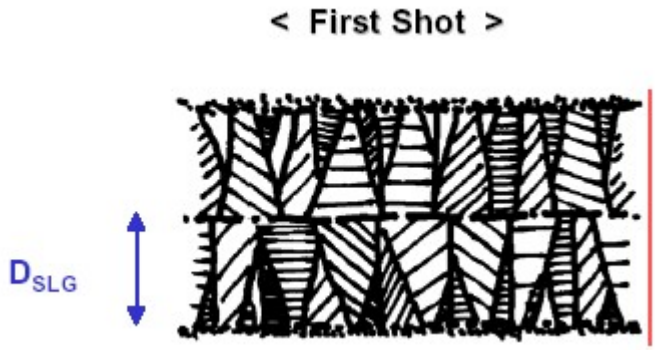
AMOLED 국외 업체 현황(2004년 말 기준)

업체	현황	적용제품	Backplane	유기 EL
Sony	준 양산	PDA	LTPS(600×720)	저분자, 증착
SK	준 양산	DSC, 휴대폰	LTPS(550×670,SEID)	저분자, 증착
Pioneer	준 양산	DSC, 휴대폰	LTPS(600×720,Eldis)	저분자, 증착
AUO	준 양산	휴대폰	LTPS(600×720)	저분자, 증착
Seiko-Epson	R&D	TV	LTPS(400×500)	고분자, Inkjet
TMD	R&D	Mobile	LTPS(550×670)	저분자, 증착
Philips	R&D	Mobile	LTPS	고분자, Inkjet
Hitachi	R&D	Mobile	LTPS(730×920)	저분자, 증착

* SK : Sanyo + Kodak, SEID : Sanyo+Epson, TMD: Toshiba + Matsushita,
Eldis: Pioneer + SEL + Sharp

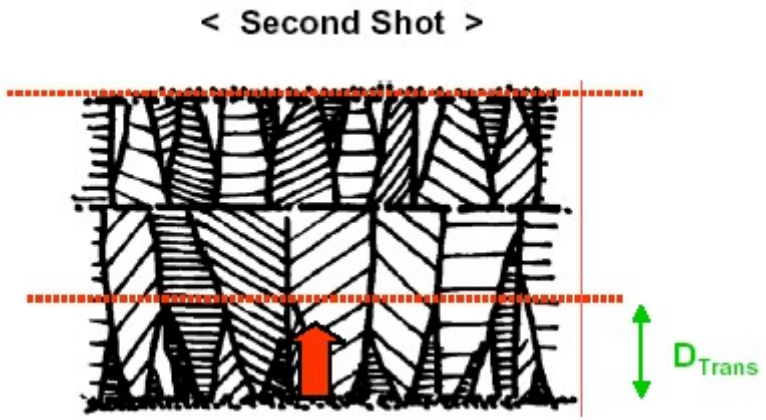
6. System-On-Glass 기술 외 신 LTPS 기술♪

Sequential Lateral Solidification(SLS) 기술



Complete melting & Lateral Growth

(a)



Stage Translation → Extended Lateral Growth

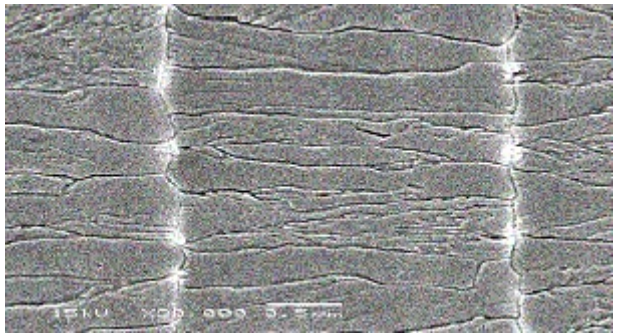
(b)

Breakthrough Technology for LTPS

~100% Higher LTPS TFT Device Performance & Throughput

More than 50% Reduction of Process Cost

Flexibility for Crystallization



SEM Micro Structure

(a)Masking 한 beam에 의해 selective somplete melting 된 후 poly-Si의♪ Schematic, (b) micro-translation 후 두 번째 결정화 한 직 후 schematic

Sequential Lateral Solidification(SLS) 기술

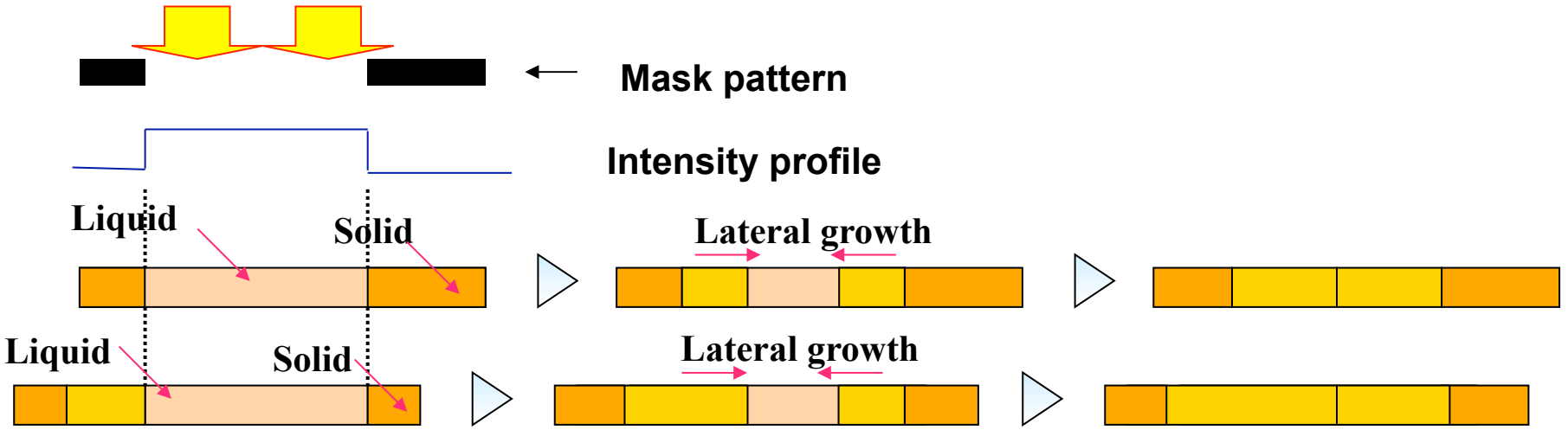
SLS requirements :

1. Spatially confined complete melting of the film

- Leads to controlled lateral growth

2. Micro-translation and re-irradation

- Leads to epitaxial lateral growth



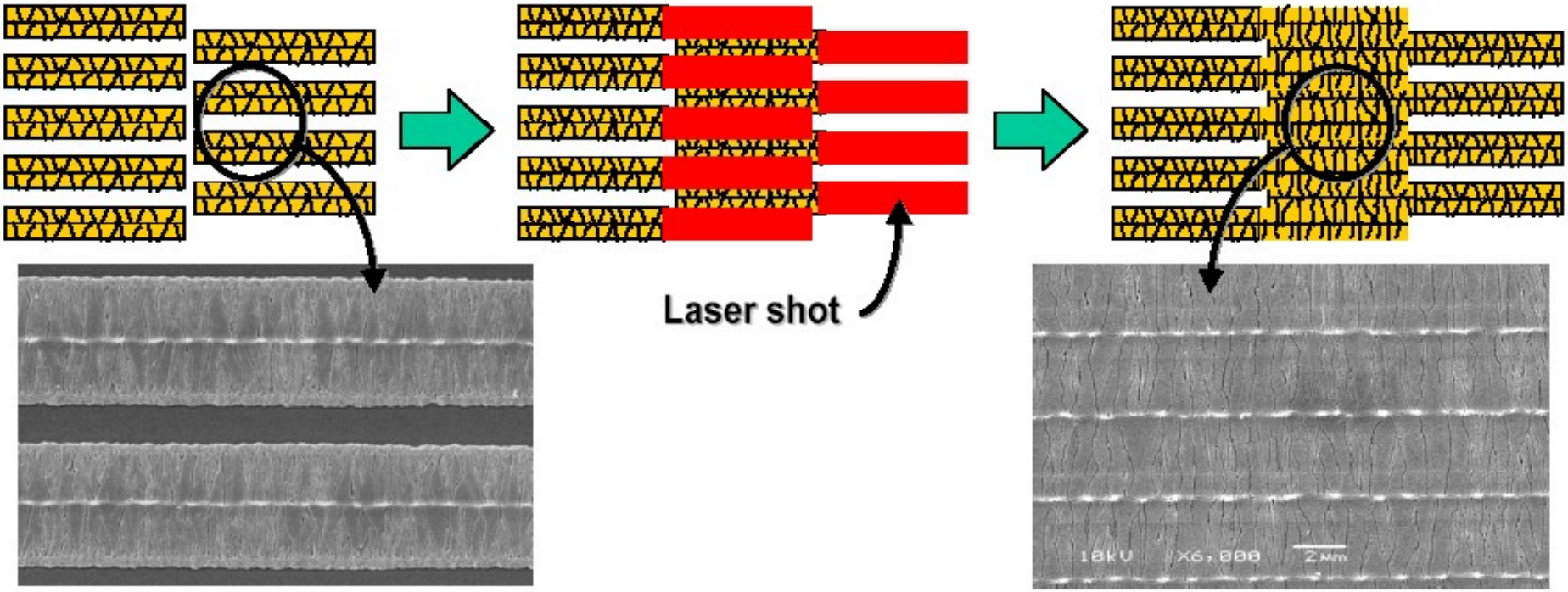
SLS 공정 진행시 lateral solidification 진행의 측면 모습

Sequential Lateral Solidification(SLS) 기술

TS-SLS Technology

► Only two shots of laser irradiation completes the crystallization

-High throughput, High crystallinity, Uniform crystallization

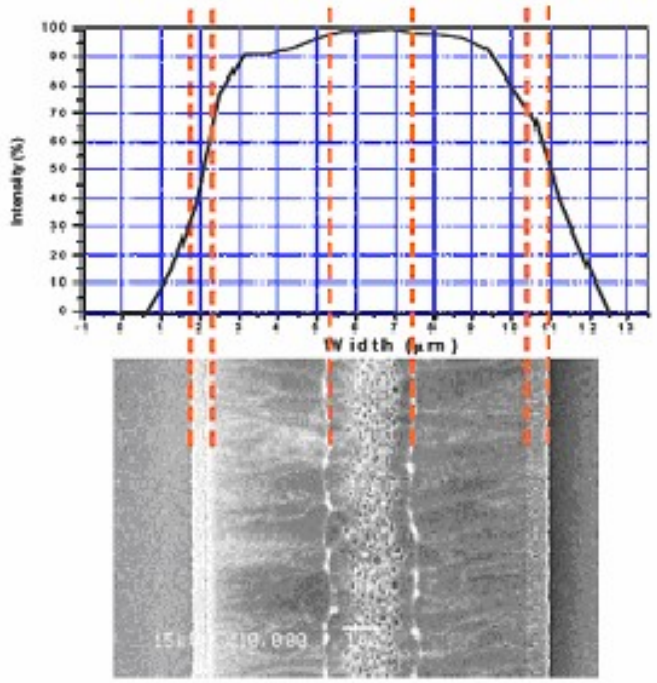


Two – Shot(TS) SLS의 결정화 모습과 SEM 사진♪

신 LTPS 공정 기술

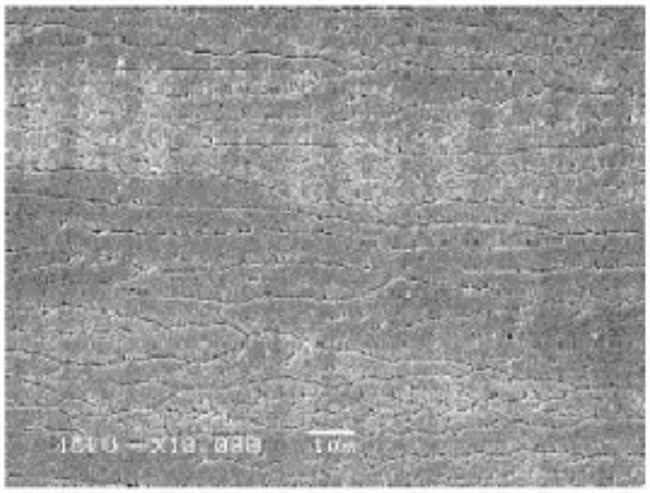
Nd:YVO_4-laser를 사용하여 얻은 SLS poly-Si의 현미경 사진♪

Y. Helena et al, Thin Solid Films(2001)



(a)

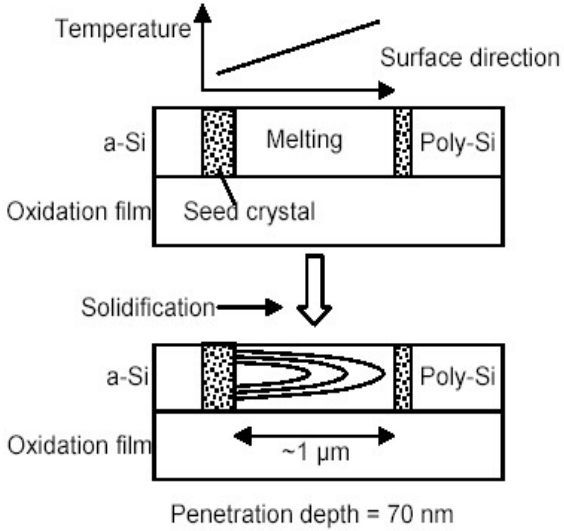
Thin laser beam crystallization(TBC)을 사용하여♪
(a) Laser의 beam profile과 결정화 SEM 사진,
(b) Directional하게 결정화시킨 후 SEM 사진♪

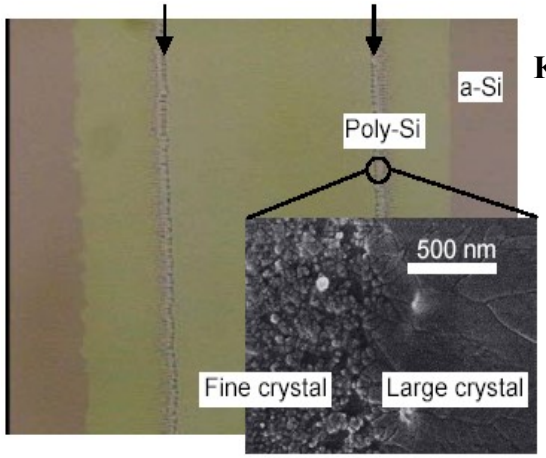


(b)

J.Y.Park et al, SID(2005)

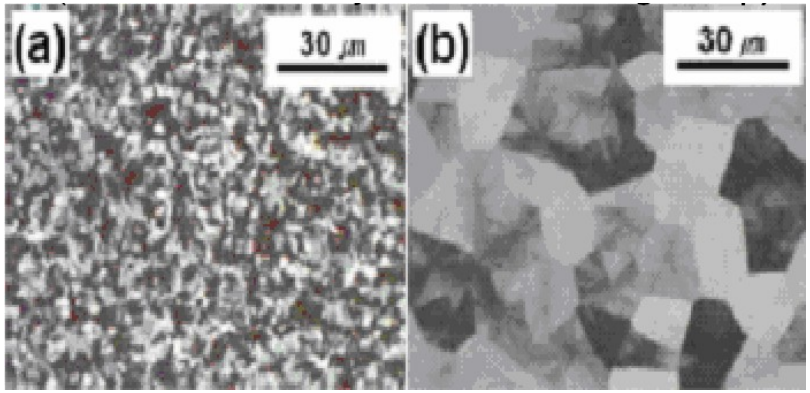
신 LTPS 공정 기술





K. Morikawa et al, SID'04 Symp. Digest, 1088 (2004)

YAG laser 결정화 model과 microscope

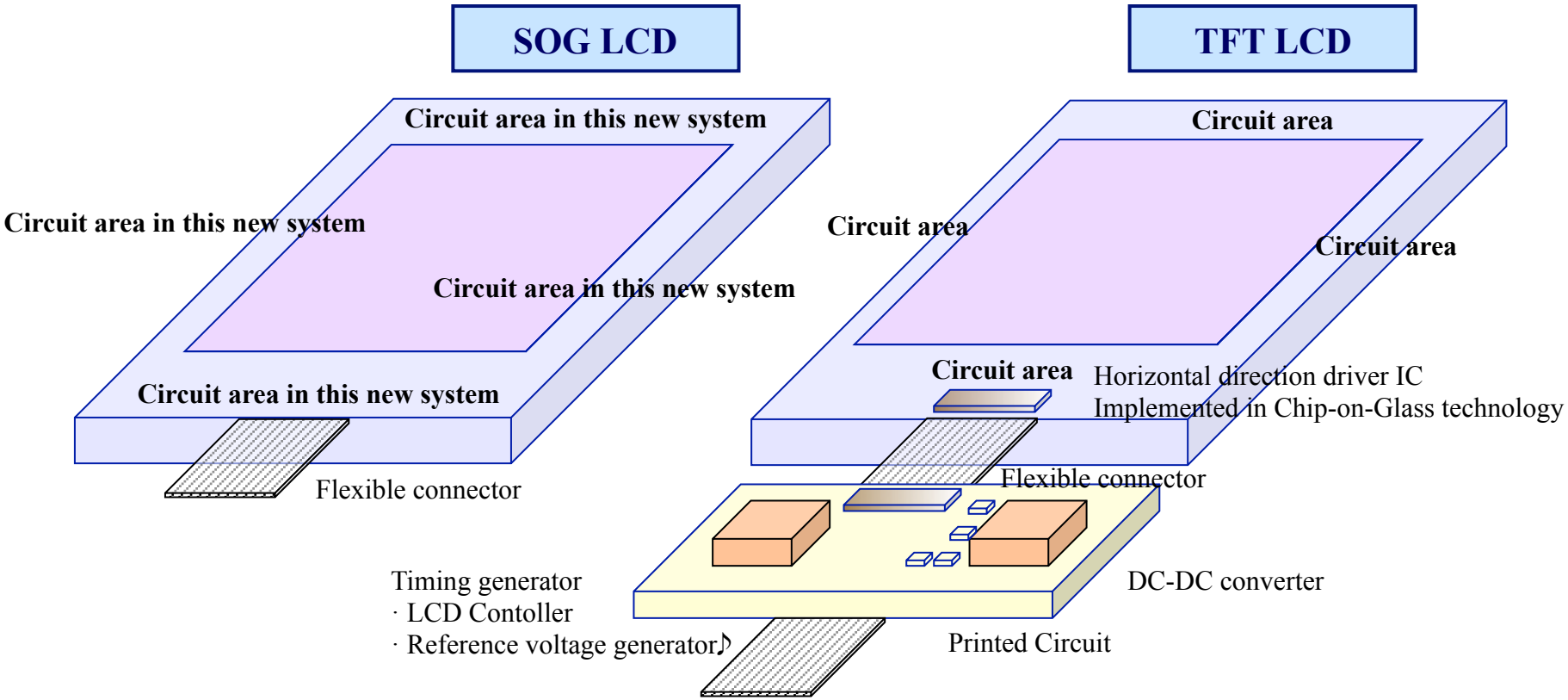


Conventional MIC New MICC

Y. D. Son et al, SID'04 Symp. Digest, 960 (2004)

광학현미경의 MIC (a) 와 MICC (b) 의 비교♪

System-On-Glass(SOG) / System-On-Panel(SOP) 기술



SOG 제품과 (a), 일반 LTPS LCD 제품의 (b) schematic 비교.♪

SOG :Integration Technology(LDI on glass etc)

Low Cost : Driver IC Integration, Less Module → 15% Lower cost

Min. Development Lead Time : No time needed for Driver IC(5 →1min)

System-On-Glass(SOG) / System-On-Panel(SOP) 기술

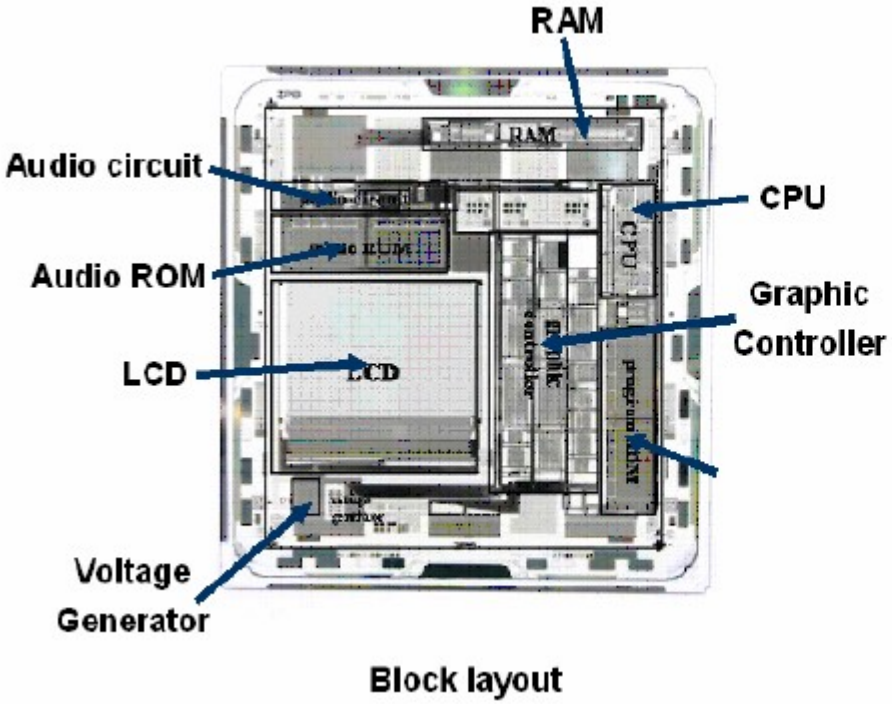
업 체	SOG-LCD	해상도	비고
삼성전자	2.0"	QVGA	SLS 200ppi
LG Philips LCD	3.8"	HVGA	CMOS 7
	3.5"	QVGA	
Sharp	2.6"	VGA	300ppi
TMD	3.5"	QVGA	Input D

SID 04에 소개된 SOG 제품의 예 및 Spec

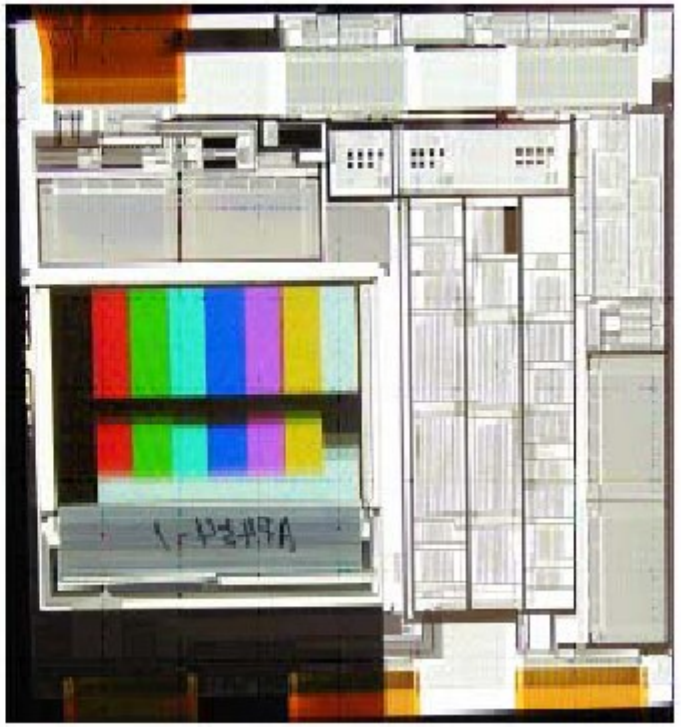
Physics of LCs

System-On-Glass(SOG) / System-On-Panel(SOP) 기술

CPU On Glass



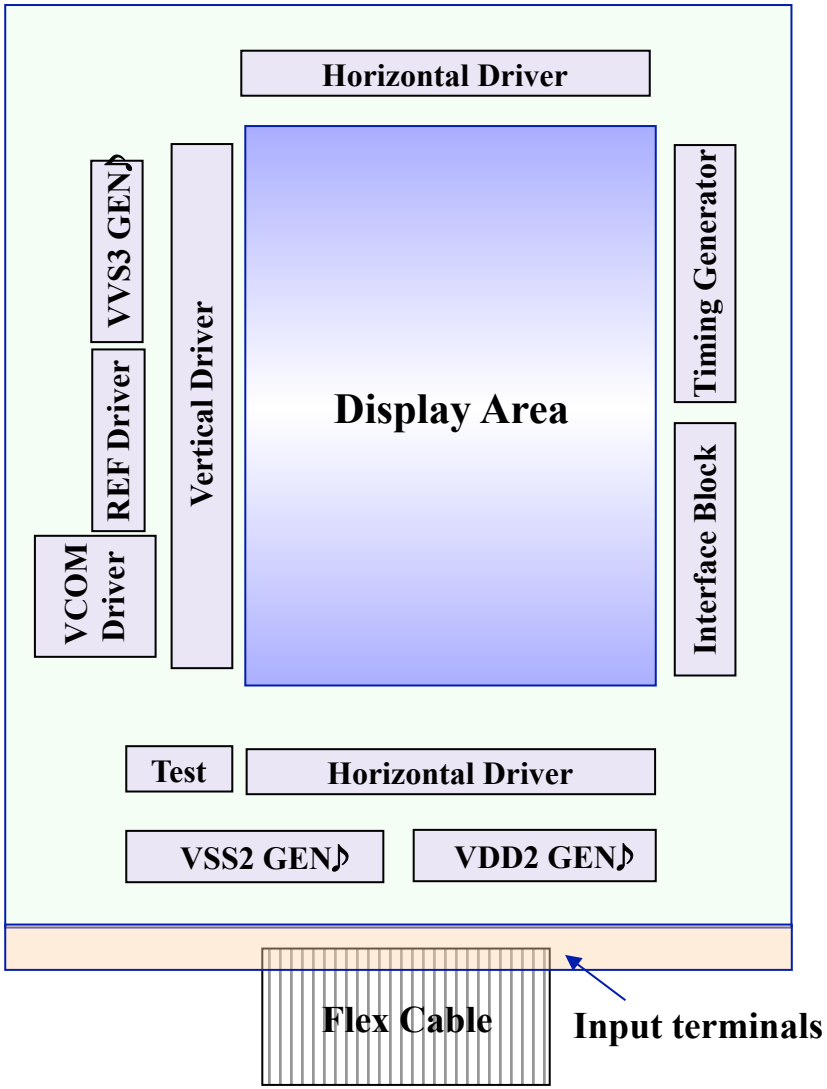
Block layout



Sharp, Takuya Matsuo et al SID(2004)

CPU, audio circuit 등이 glass 기판 위에 내장된 SOG 제품의 예♪

System-On-Glass(SOG) / System-On-Panel(SOP) 기술

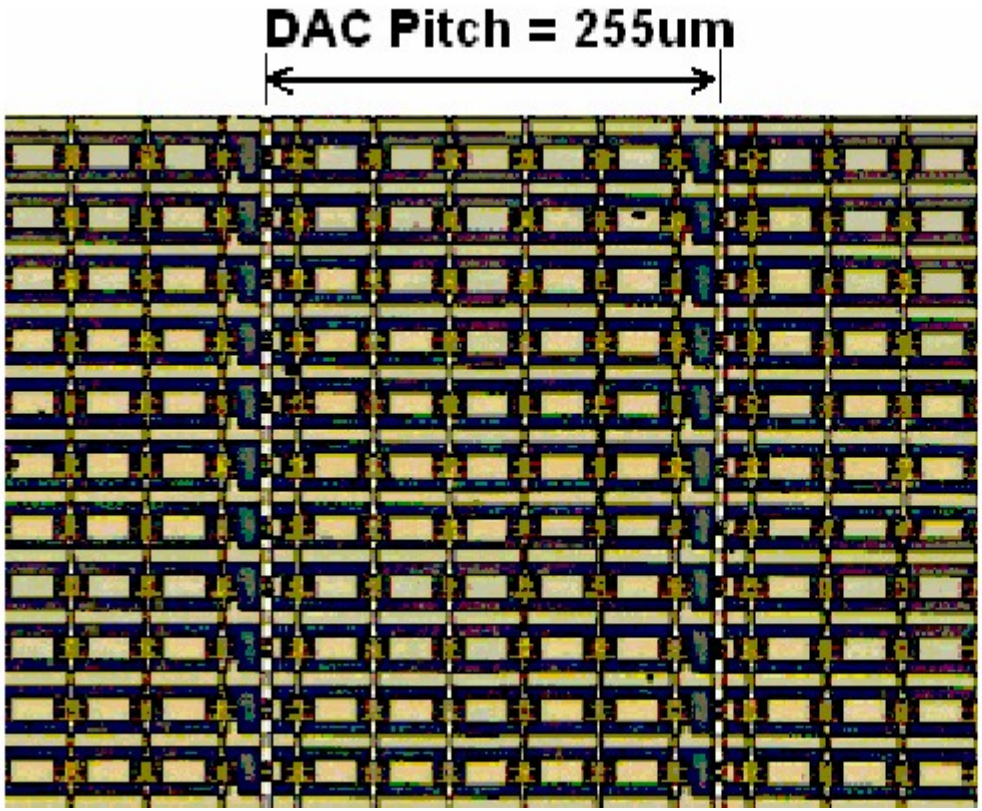


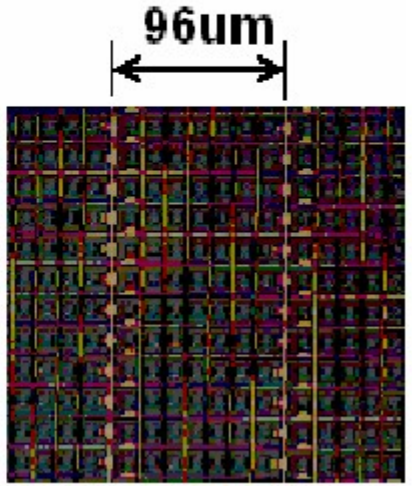
Item		Specification
Number of pixels		240×RGB×320
Display Size		34.56mm×46.08mm (2.3 inch diogonal)
Pixel Pitch		144um × 144um
Liquid Crystal Mode		Transflective
Interface		RGB 18bit
Number of Colors		262144
Dot Frequency		5MHz
Power Supply Voltage		2.9V
Functions		Completely Integrated RGB Interface Scan Inversion Partial Mode(Changeable Area) 8-color Mode VCOM Adjustment DAC Fully Integrated DCDC Converter
Frame Width	Upper Lower Left Right	7.6mm(including PADs) 4.0mm 2.0mm 2.0mm

상품화된 2.3” QVGA SOG의 schematic diagram과 specification

System-On-Glass(SOG) / System-On-Panel(SOP) 기술

Importance of Design Rule





Design rule이 (a) 4μm 경우와 (b) 1.5μm일 때 DAC layout 비교♪

Key Issue of LTPS

Quality of poly-Si

Simple Process

SOG Technology

Physics of LCs

1. **LC Mode**
   - **Point Care Sphere**
   - **LC mode**
   - 광시야각 기술
2. **Flexible Display**
   - 요소기술은?
   - 기판의 요구특성
   - **TFT** 관련 주요 **issue**
   - 각 **mode**의 장단점
3. **a-Si TFT**
   - **Si** 결정의 종류 및 특성
   - **TFT** 동작원리
   - **TFT** 설계시 고려사항
   - **TFT-LCD** 동작원리
   - **TFT** 수율향상 방법
   - 패널 투과율 향상 방법
4. **p-Si TFT**
   - **p-Si** 결정화 방법
   - **a-Si** 대비 **p-Si**의 장점